

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 3 年 8 月 2 8 日
Date of Application:

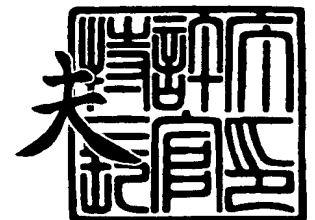
出 願 番 号 特 願 2 0 0 3 - 3 0 4 0 7 8
Application Number:
[ST. 10/C] : [J P 2 0 0 3 - 3 0 4 0 7 8]

出 願 人 日 立 電 線 株 式 会 社
Applicant(s):

2 0 0 4 年 2 月 1 2 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫





【書類名】 特許願
【整理番号】 HC150457
【提出日】 平成15年 8月28日
【あて先】 特許庁長官 殿
【国際特許分類】 C30B 29/38
【発明者】
 【住所又は居所】 東京都千代田区大手町一丁目 6 番 1 号 日立電線株式会社内
 【氏名】 柴田 真佐知
【特許出願人】
 【識別番号】 000005120
 【氏名又は名称】 日立電線株式会社
【代理人】
 【識別番号】 100080012
 【弁理士】
 【氏名又は名称】 高石 橋馬
 【電話番号】 03(5228)6355
【手数料の表示】
 【予納台帳番号】 009324
 【納付金額】 21,000円
【提出物件の目録】
 【物件名】 特許請求の範囲 1
 【物件名】 明細書 1
 【物件名】 図面 1
 【物件名】 要約書 1
 【包括委任状番号】 0101028

【書類名】 特許請求の範囲**【請求項 1】**

自立したIII-V族窒化物系半導体基板であって、少なくとも基板の最表面ではキャリア濃度分布が実質的に均一であることを特徴とするIII-V族窒化物系半導体基板。

【請求項 2】

請求項 1 に記載のIII-V族窒化物系半導体基板において、表面から少なくとも $10\mu\text{m}$ の深さまでの表面層でキャリア濃度分布が実質的に均一であることを特徴とするIII-V族窒化物系半導体基板。

【請求項 3】

自立したIII-V族窒化物系半導体基板であって、周囲とキャリア濃度の異なる領域が基板表面とはほぼ垂直な方向に複数存在する第一の層と、表面から少なくとも $10\mu\text{m}$ の深さまでの第二の層とからなり、前記第二の層には前記キャリア濃度の異なる領域が実質的に形成されておらず、もってキャリア濃度分布が実質的に均一であることを特徴とするIII-V族窒化物系半導体基板。

【請求項 4】

自立したIII-V族窒化物系半導体基板であって、表面から少なくとも $10\mu\text{m}$ の深さまでの表面層の蛍光顕微鏡像に、高明度領域と低明度領域がはっきりした境界をもって存在していないことを特徴とするIII-V族窒化物系半導体基板。

【請求項 5】

自立したIII-V族窒化物系半導体基板であって、任意の断面の蛍光顕微鏡像に、高明度領域と低明度領域がはっきりした境界をもって存在する第一の層と、表面から少なくとも $10\mu\text{m}$ の深さまでの高明度領域からなる第二の層とからなり、前記明度の低い領域は前記明度の高い領域とはキャリア濃度の異なる領域であることを特徴とするIII-V族窒化物系半導体基板。

【請求項 6】

自立したIII-V族窒化物系半導体基板であって、表面から少なくとも $10\mu\text{m}$ の深さまでの表面層に周囲とキャリア濃度の異なる領域が実質的に存在していないことを特徴とするIII-V族窒化物系半導体基板。

【請求項 7】

請求項 1 ～ 6 のいずれかに記載のIII-V族窒化物系半導体基板において、前記基板におけるキャリア濃度が $1 \times 10^{17} \text{ cm}^{-3}$ 以上であり、かつ前記表面層（第二の層）におけるキャリア濃度のばらつきが $\pm 25\%$ の範囲内にあることを特徴とするIII-V族窒化物系半導体基板。

【請求項 8】

請求項 1 ～ 6 のいずれかに記載のIII-V族窒化物系半導体基板において、前記基板におけるキャリア濃度が $1 \times 10^{17} \text{ cm}^{-3}$ 未満であり、かつ前記表面層（第二の層）におけるキャリア濃度のばらつきが $\pm 100\%$ の範囲内にあることを特徴とするIII-V族窒化物系半導体基板。

【請求項 9】

請求項 1 ～ 7 のいずれかに記載のIII-V族窒化物系半導体基板において、表面のキャリア濃度のばらつきが裏面のキャリア濃度のばらつきより大きくないことを特徴とするIII-V族窒化物系半導体基板。

【請求項 10】

請求項 3 又は 5 に記載のIII-V族窒化物系半導体基板において、前記キャリア濃度の異なる領域は断面楔形の板状であることを特徴とするIII-V族窒化物系半導体基板。

【請求項 11】

請求項 3 又は 5 に記載のIII-V族窒化物系半導体基板において、前記キャリア濃度の異なる領域はほぼ円錐形、六角錐形又は十二角錐形であることを特徴とするIII-V族窒化物系半導体基板。

【請求項 12】

請求項10に記載のIII-V族窒化物系半導体基板において、前記キャリア濃度の異なる領域の最大太さが1mm以下であることを特徴とするIII-V族窒化物系半導体基板。

【請求項13】

請求項1～11のいずれかに記載のIII-V族窒化物系半導体基板において、表面に研磨加工が施されていることを特徴とするIII-V族窒化物系半導体基板。

【請求項14】

請求項1～12のいずれかに記載のIII-V族窒化物系半導体基板において、裏面に研磨加工が施されていることを特徴とするIII-V族窒化物系半導体基板。

【請求項15】

請求項1～13のいずれかに記載のIII-V族窒化物系半導体基板において、200 μ m以上1mm以下の厚さを有することを特徴とするIII-V族窒化物系半導体基板。

【請求項16】

請求項1～14のいずれかに記載のIII-V族窒化物系半導体基板において、基板表面が(0001)のIII族面であることを特徴とするIII-V族窒化物系半導体基板。

【請求項17】

請求項1～15のいずれかに記載のIII-V族窒化物系半導体基板において、表面の転位密度が裏面の転位密度より少ないことを特徴とするIII-V族窒化物系半導体基板。

【請求項18】

請求項1～16のいずれかに記載のIII-V族窒化物系半導体基板において、GaN又はAlGaNからなる層を含むことを特徴とするIII-V族窒化物系半導体基板。

【請求項19】

請求項1～17のいずれかに記載のIII-V族窒化物系半導体基板において、III-V族窒化物系半導体結晶に不純物がドーピングされていることを特徴とするIII-V族窒化物系半導体基板。

【請求項20】

請求項1～18のいずれかに記載のIII-V族窒化物系半導体基板において、III-V族窒化物系半導体結晶の少なくとも一部がHVPE法により成長したものであることを特徴とするIII-V族窒化物系半導体基板。

【請求項21】

III-V族窒化物系半導体結晶の成長の初期又は途中の段階では結晶成長界面に複数の凹凸を出しながら結晶成長を行い、次いで前記凹凸を埋めるように結晶成長を行って前記結晶成長界面を平坦化し、さらに平坦化した結晶成長界面の形状を保ったまま10 μ m以上の厚さにわたって結晶成長を継続することを特徴とするIII-V族窒化物系半導体基板の製造方法。

【請求項22】

(a) III-V族窒化物系半導体結晶の成長の初期又は途中の段階では結晶成長界面に複数の凹凸を出しながら結晶成長を行い、さらに前記凹凸を埋めるように結晶成長を行って前記結晶成長界面を平坦化することにより、キャリア濃度分布が不均一な第一の層を形成し、
(b) 平坦化した結晶成長界面の形状を保ったまま結晶成長を継続することにより、キャリア濃度分布が実質的に均一な第二の層を10 μ m以上の厚さに形成することを特徴とするIII-V族窒化物系半導体基板の製造方法。

【請求項23】

(a) III-V族窒化物系半導体結晶の成長の初期又は途中の段階では結晶成長界面に複数の凹凸を出しながら結晶成長を行い、さらに前記凹凸を埋めるように結晶成長を行って前記結晶成長界面を平坦化することにより、キャリア濃度分布が不均一な第一の層を形成し、
(b) 平坦化した結晶成長界面の形状を保ったまま結晶成長を継続することにより、キャリア濃度分布が実質的に均一な第二の層を形成し、
(c) 結晶成長終了後に前記第二の層が10 μ m以上の厚さで残留するように基板表面を研磨することを特徴とするIII-V族窒化物系半導体基板の製造方法。

【請求項24】

異種基板の上面にIII-V族窒化物系半導体層をエピタキシャル成長により形成した後、前記III-V族窒化物系半導体層と前記異種基板とを分離する工程を含むIII-V族窒化物系半導体基板の製造方法であって、前記III-V族窒化物系半導体層の成長の初期又は途中の段階では結晶成長界面に複数の凹凸を出しながら結晶成長を行い、次いで前記凹凸を埋めるように結晶成長を行って結晶成長界面を平坦化し、さらに平坦化した結晶成長界面の形状を保ったまま $10\mu\text{m}$ 以上の厚さにわたって結晶成長を継続することを特徴とするIII-V族窒化物系半導体基板の製造方法。

【請求項25】

異種基板の上面にIII-V族窒化物系半導体層をエピタキシャル成長により形成した後、前記III-V族窒化物系半導体層と前記異種基板とを分離する工程を含むIII-V族窒化物系半導体基板の製造方法であって、(a) 前記III-V族窒化物系半導体層の成長の初期又は途中の段階では結晶成長界面に複数の凹凸を出しながら結晶成長を行い、さらに前記凹凸を埋めるように結晶成長を行って結晶成長界面を平坦化することにより、キャリア濃度分布が不均一な第一の層を形成し、(b) 平坦化した結晶成長界面の形状を保ったまま結晶成長を継続して表面層を形成することにより、キャリア濃度分布が均一な第二の層を $10\mu\text{m}$ 以上の厚さに形成することを特徴とするIII-V族窒化物系半導体基板の製造方法。

【請求項26】

異種基板の上面にIII-V族窒化物系半導体層をエピタキシャル成長により形成した後、前記III-V族窒化物系半導体層と前記異種基板とを分離する工程を含むIII-V族窒化物系半導体基板の製造方法であって、(a) 前記III-V族窒化物系半導体層の成長の初期又は途中の段階では結晶成長界面に複数の凹凸を出しながら結晶成長を行い、さらに前記凹凸を埋めるように結晶成長を行って結晶成長界面を平坦化することにより、キャリア濃度分布が不均一な第一の層を形成し、(b) 平坦化した結晶成長界面の形状を保ったまま結晶成長を継続して表面層を形成することにより、キャリア濃度分布が均一な第二の層を形成し、(c) 結晶成長終了後に前記第二の層が $10\mu\text{m}$ 以上の厚さに残留するように基板表面を研磨することを特徴とするIII-V族窒化物系半導体基板の製造方法。

【請求項27】

(a) III-V族窒化物系半導体結晶の成長の初期又は途中の段階では結晶成長界面に複数の凹凸を出しながら結晶成長を行い、さらに前記凹凸を埋めるように結晶成長を行って成長界面を平坦化することにより、キャリア濃度分布が不均一な第一の層を形成し、(b) 平坦化した結晶成長界面の形状を保ったまま結晶成長を継続することにより、キャリア濃度分布が実質的に均一な第二の層を形成し、(c) 結晶成長終了後に、前記第一の層のうち成長界面に複数の凹凸を出しながら成長した領域の少なくとも一部を除去することを特徴とするIII-V族窒化物系半導体基板の製造方法。

【請求項28】

異種基板の上面にIII-V族窒化物系半導体層をエピタキシャル成長により形成した後、前記III-V族窒化物系半導体層と前記異種基板とを分離する工程を含むIII-V族窒化物系半導体基板の製造方法であって、(a) 前記III-V族窒化物系半導体層の成長の初期又は途中の段階では結晶成長界面に複数の凹凸を出しながら結晶成長を行い、さらに前記凹凸を埋めるように結晶成長を行って成長界面を平坦化することにより、キャリア濃度分布が不均一な第一の層を形成し、(b) 平坦化した結晶成長界面の形状を保ったまま結晶成長を継続することにより、キャリア濃度分布が実質的に均一な第二の層を形成し、(c) 結晶成長終了後に、前記第一の層のうち成長界面に複数の凹凸を出しながら成長した領域の少なくとも一部を除去することを特徴とするIII-V族窒化物系半導体基板の製造方法。

【請求項29】

請求項26又は27に記載のIII-V族窒化物系半導体基板の製造方法において、基板厚さが $200\mu\text{m}$ 未満にならないように裏面を研磨加工することにより、前記第一の層のうち成長界面に複数の凹凸を出しながら成長した領域の少なくとも一部を除去することを特徴とするIII-V族窒化物系半導体基板の製造方法。

【請求項30】

(a) III-V族窒化物系半導体結晶の成長の初期又は途中の段階では結晶成長界面に複数の凹凸を出しながら結晶成長を行い、さらに前記凹凸を埋めるように結晶成長を行って成長界面を平坦化することにより、キャリア濃度分布が不均一な第一の層を形成し、(b) 平坦化した結晶成長界面の形状を保ったまま結晶成長を継続することにより、キャリア濃度分布が実質的に均一な第二の層を形成し、(c) 結晶成長終了後に、前記第二の層を結晶の成長方向と垂直に切断し、結晶基板を取得することを特徴とするIII-V族窒化物系半導体基板の製造方法。

【請求項 3 1】

異種基板の上面にIII-V族窒化物系半導体層をエピタキシャル成長により形成した後、前記III-V族窒化物系半導体層と前記異種基板とを分離する工程を含むIII-V族窒化物系半導体基板の製造方法であって、(a) 前記III-V族窒化物系半導体層の成長の初期又は途中の段階では結晶成長界面に複数の凹凸を出しながら結晶成長を行い、さらに前記凹凸を埋めるように結晶成長を行って成長界面を平坦化することにより、キャリア濃度分布が不均一な第一の層を形成し、(b) 平坦化した結晶成長界面の形状を保ったまま結晶成長を継続することにより、キャリア濃度分布が実質的に均一な第二の層を形成し、(c) 結晶成長終了後に、前記第二の層を結晶の成長方向と垂直に切断し、結晶基板を取得することを特徴とするIII-V族窒化物系半導体基板の製造方法。

【請求項 3 2】

請求項26～30のいずれかに記載のIII-V族窒化物系半導体基板の製造方法において、基板厚さが200 μ m未満にならないように表面に鏡面研磨加工を施すことを特徴とするIII-V族窒化物系半導体基板の製造方法。

【請求項 3 3】

請求項26～31のいずれかに記載のIII-V族窒化物系半導体基板の製造方法において、前記第一の層を全て除去することを特徴とするIII-V族窒化物系半導体基板の製造方法。

【請求項 3 4】

請求項20～32のいずれかに記載のIII-V族窒化物系半導体基板の製造方法において、結晶成長の初期又は途中の段階で結晶成長界面に形成する凹凸の凹部の、成長方向と平行な断面での形状が、ファセット面で囲まれたV字型又は逆台形型であることを特徴とするIII-V族窒化物系半導体基板の製造方法。

【請求項 3 5】

請求項20～32のいずれかに記載のIII-V族窒化物系半導体基板の製造方法において、結晶成長の初期又は途中の段階で結晶成長界面に形成する凹凸の凹部が、ファセット面で囲まれたすり鉢状の形状を有することを特徴とするIII-V族窒化物系半導体基板の製造方法。

【請求項 3 6】

請求項20～34のいずれかに記載のIII-V族窒化物系半導体基板の製造方法において、結晶成長の少なくとも一部をHVPE法により行うことを特徴とするIII-V族窒化物系半導体基板の製造方法。

【請求項 3 7】

請求項20～35のいずれかに記載のIII-V族窒化物系半導体基板の製造方法において、結晶成長の途中で結晶成長界面の凹凸を埋めるために、成長雰囲気ガスの水素濃度をそれまでより高くすることを特徴とするIII-V族窒化物系半導体基板の製造方法。

【請求項 3 8】

請求項20～35のいずれかに記載のIII-V族窒化物系半導体基板の製造方法において、結晶成長の途中で結晶成長界面の凹凸を埋めるために、III族原料の分圧をそれまでより高くすることを特徴とするIII-V族窒化物系半導体基板の製造方法。

【請求項 3 9】

請求項29又は30に記載のIII-V族窒化物系半導体基板の製造方法において、切出した基板の表裏両面を研磨加工することを特徴とするIII-V族窒化物系半導体基板の製造方法。

【請求項 4 0】

複数枚のIII-V族窒化物系半導体基板からなるロットにおいて、全ての基板が請求項1～

19のいずれかに記載のIII-V族窒化物系半導体基板からなることを特徴とするIII-V族窒化物系半導体基板ロット。

【書類名】明細書**【発明の名称】III-V族窒化物系半導体基板及びその製造方法****【技術分野】****【0001】**

本発明は、低転位密度を有するとともに表面におけるキャリア濃度分布が実質的に均一なIII-V族窒化物系半導体基板及びその製造方法に関する。

【背景技術】**【0002】**

窒化物半導体材料は禁制帯幅が充分大きく、バンド間遷移も直接遷移型であるため、短波長発光素子への適用が盛んに検討されている。また電子の飽和ドリフト速度が大きいこと、ヘテロ接合による2次元キャリアガスの利用が可能なこと等から、電子素子への応用も期待されている。

【0003】

これらの素子を構成する窒化物半導体層は、有機金属気相成長法(MOVPE)、分子線気相成長法(MBE)、ハイドライド気相成長法(HVPE)等の気相成長法を用いて下地基板の上にエピタキシャル成長を行うことにより得られる。ところが、窒化物半導体層と格子定数が整合する下地基板が存在しないため、良質の成長層を得ることが困難であり、得られる窒化物半導体層中には多くの結晶欠陥が含まれていた。結晶欠陥は素子特性の向上を阻害する要因であるので、これまで窒化物半導体層中の結晶欠陥を低減する検討が盛んに行われてきた。

【0004】

結晶欠陥が比較的少ないIII族元素窒化物系結晶を得る方法として、サファイア等の異種基板上に低温堆積緩衝層(バッファ層)を形成し、その上にエピタキシャル成長層を形成する方法が知られている。低温堆積緩衝層を用いた結晶成長法では、まずサファイア等の基板上にAlN又はGaNを500℃付近で堆積し、アモルファス状の膜ないし一部多結晶を含む連続膜を形成する。これを1000℃付近に昇温することにより一部を蒸発させ、又は結晶化させて、密度の高い結晶核を形成する。これを成長の核として比較的結晶性のよいGaN膜が得られる。しかしながら、低温堆積緩衝層を形成する方法を用いても、得られる基板には貫通転位や空孔等の結晶欠陥が相当程度存在し、現在望まれている高性能の素子を得るには不十分であった。

【0005】

以上の事情に鑑み、結晶成長用の基板としてGaN基板を用い、この上に素子部を構成する半導体多層膜を形成する方法が盛んに検討されている。本明細書では、結晶成長用のGaN基板を自立したGaN基板(GaN自立基板)と呼ぶ。GaN自立基板を得る方法として、ELO(Epitaxial Lateral Overgrowth)技術が知られている。ELO法は、下地基板に開口部を有するマスクを形成し、開口部からラテラル成長させることにより転位の少ないGaN層を得る技術である。特開平11-251253号は、このELO法を用いてサファイア基板上にGaN層を形成した後、サファイア基板をエッチング等により除去し、GaN自立基板を得ることを提案している。

【0006】

ELO法をさらに発展させた方法として、FIELO(Facet-Initiated Epitaxial Lateral Overgrowth)法(A. Usui, et al., Jpn. J. Appl. Phys. Vol. 36 (1997) pp. L.899-L.902)が開発された。FIELO法は、酸化シリコンマスクを用いて選択成長を行う点でELO法と共通するが、選択成長の際にマスク開口部にファセットを形成する点で相違している。ファセットを形成することにより、転位の伝搬方向を変え、エピタキシャル成長層の上面に至る貫通転位を低減する。FIELO法を用いて、例えばサファイア等の下地基板上に厚膜のGaN層を成長させ、その後下地基板を除去すれば、結晶欠陥の比較的少ない良質のGaN自立基板を得ることができる。

【0007】

低転位のGaN自立基板を得る方法として、DEEP(Dislocation Elimination by the Epi-

growth with Inverted-Pyramidal Pits) 法が開発された (K. Motoki et. al., Jpn. J. Appl. Phys. Vol.40、特開2003-165799号)。DEEP法は、GaAs基板上にパターンニングした窒化珪素等のマスクを用いてGaNを成長させることにより、結晶表面に意図的にファセット面で囲まれたピットを複数形成し、前記ピットの底部に転位を集積させることにより、その他の領域を低転位化するものである。

【0008】

ELO法やDEEP法で得られたGaN基板は、通常アズグロウンの状態では、その表面にピットやヒロック等のモフォロジが現れており、そのままではデバイス作製のためのエピタキシャル層を成長させることが難しい。このため、基板表面を研磨加工して鏡面に仕上げしてから、デバイス作製に使用するのが一般的である。

【0009】

このような状況下において、特開2003-178984号（特許文献1）は、転位密度の低いIII族窒化物系半導体基板の製造方法として、基材上に第一のIII族窒化物系半導体層が設けられた下地基板または第一のIII族窒化物系半導体からなる下地基板上に金属膜を形成し、水素ガスまたは水素含有化合物ガスを含む雰囲気中で前記下地基板を熱処理して前記第一のIII族窒化物系半導体層中に空隙を形成し、前記金属膜の上に第二のIII族窒化物系半導体層を形成する方法を提案した。特許文献1の実施例14及び図16には、断面の蛍光顕微鏡像において、黒い帯状のスジが消滅し、サファイア基板との剥離面の近傍にはほぼ均一な状態で黒い影が観測されるGaN自立基板が記載されている。この現象について、特許文献1は、キャリアガス中の水素混合量を増やしたことにより、欠陥が表面まで引き継がれるのが抑制されたと記載している。

【発明の開示】

【発明が解決しようとする課題】

【0010】

このような方法で作製したGaN自立基板は転位密度が低減されているものの、基板表面におけるキャリア濃度にばらつきがあることが分かった。そもそも基板面内でのキャリア濃度分布は、SiやGaAsといった従来から用いられている半導体基板では、その製造方法からしてあり得ない問題であったが、GaN自立基板では、厚くエピタキシャル成長した結晶を基板として用いるので、基板中に局所的にキャリア濃度の不均一な領域が存在し得る。GaN自立基板の低転位化を狙って成長界面にファセットを出しながら結晶成長を行うと、どうしてもファセット面とその他の面では結晶成長速度に差が生じるので、両者の間で不純物の実効的な偏析係数に差が生じ、不純物の分布、即ちキャリア濃度にばらつきが生じてしまう。キャリア濃度の異なる領域は、ファセット成長した領域の履歴として現れるので、結晶成長方向に延びた形で分布する。キャリア濃度の異なる領域が基板表面まで到達すれば、必然的に基板表面にキャリア濃度のばらつきが生じてしまう。

【0011】

GaN基板の表面にキャリア濃度の不均一な領域が存在していると、その上に成長したGaNエピタキシャル層に表面凹凸が生じやすくなることが分かった。すなわち、下地となるGaN基板が鏡面研磨されていても、エピタキシャル層の表面が荒れるという現象が起こることが分かった。表面モフォロジの均一なGaNエピタキシャル層でないと、その上にデバイスを形成したときに特性の劣化やばらつき等の原因となる。

【0012】

結晶成長界面にファセット面で囲まれたピットを出しながら結晶を成長させると、ピットの底部に転位が集積する。集積した転位は全て合体するわけではなく、モヤモヤと広がった高転位領域を形成する。転位がモヤモヤと集まった領域には、不純物の拡散によりキャリア濃度が局所的に不均一な領域が形成されると考えられる。

【0013】

ピットの底部に集積する転位の数を少なく抑えたGaN結晶でも、その表面にキャリア濃度の不均一分布が生じることがある。そうしたGaN結晶基板上にGaNエピタキシャル層を成長させると、表面に凹凸のモフォロジが現れる。表面凹凸の度合いは、転位が多く集積し

た領域を有するGaN基板と比較して大差ない。このことから、エピタキシャル表面に現れる凹凸は、転位密度ではなく、キャリア濃度の局所的な分布に起因していると考えられる。

【0014】

特許文献1のようにキャリアガス中の水素混合量を増やしたり、結晶成長の途中で結晶成長条件を変える等の手段によりファセット成長を終息させたりすると、結晶成長界面が平坦化し、表面のキャリア濃度分布が均一化する可能性がある。しかし、基板表面のキャリア濃度分布をほぼ均一に制御するという技術的思想は従来全くなかったため、基板表面の研磨によりキャリア濃度分布の均一な領域を削り取ってしまい、その結果、鏡面仕上げした基板表面では、キャリア濃度が大きくばらついているということが往々にして起こる。キャリア濃度分布の均一な表面層がどの程度の厚さで必要かという点について、従来全く検討がされていなかったため、せっかくキャリア濃度分布の均一な表面層を有するGaN基板が作製されたとしても、鏡面仕上げ加工により表面層がほとんど失われるか、薄くなり過ぎてしまうことが多い。このように、低転位でかつ表面におけるキャリア濃度のばらつきが小さく、その上に形成するデバイスに欠陥が生じないようなGaN基板を安定的に作製することはできなかった。

【0015】

従って、本発明の目的は、低転位密度であるとともに、キャリア濃度のばらつきが小さい表面層を十分な厚さで有するIII-V族窒化物系半導体の自立基板、及びその製造方法を提供することである。

【0016】

【特許文献1】特開2003-178984号公報

【課題を解決するための手段】

【0017】

上記目的に鑑み鋭意研究の結果、本発明者等は、(a) III-V族窒化物系半導体基板上に、特性の揃った発光素子を歩留まり良く形成するためには、転位密度が均一に低減されているだけでなく、キャリア濃度の面内均一性が良いことが重要であり、(b) III-V族窒化物系半導体基板の表面近傍（少なくとも深さ10 μ mまでの領域）におけるキャリア濃度分布が実質的に均一であれば、その上に成長させるGaN系エピタキシャル層の表面モフォロジーや特性の均一性が阻害されることがないこと、逆に(c) キャリア濃度の実質的に均一な表面層が10 μ mより薄いと、その上にGaN系のエピタキシャル層を成長させた時に、基板のキャリア濃度分布を反映したような表面モフォロジーの荒れや、混晶組成の不均一が生じることを発見した。

【0018】

III-V族窒化物系半導体基板の成長初期に意図的に成長界面にファセットを出現させることにより転位の伝搬方向を曲げて、基板表面に達する転位を少なくするとともに、結晶成長過程の途中で成長界面を平坦化すれば、転位密度を増やすことなく（低転位密度のまま）、表面におけるキャリア濃度分布が均一な基板を成長させることができる。成長界面を平坦化するための条件としては、気相成長の途中でキャリアガス中の水素分圧を増加させるのが効果的であるが、結晶成長初期から水素分圧やGaCl分圧がある程度高い場合には、結晶成長過程の途中で成長条件を変更しなくても成長界面を平坦化することができる。その他に、III-V族窒化物系半導体の横方向成長を促進させる不純物（Mg等）を添加する方法によっても、成長界面を平坦化することができる。

【0019】

本発明は上記発見に基づいてなされたものであり、低転位でかつ表面のキャリア濃度分布が均一なために、結晶性が良く均一なGaN系のエピタキシャル層を成長させることのできるIII-V族窒化物系半導体基板、及びその製造方法を提供するものである。

【0020】

すなわち、本発明の自立したIII-V族窒化物系半導体基板は、少なくとも基板の最表面ではキャリア濃度分布が実質的に均一であることを特徴とする。

【0021】

本発明の第一の態様による自立したIII-V族窒化物系半導体基板は、表面から少なくとも $10\mu\text{m}$ の深さまでの表面層ではキャリア濃度分布が実質的に均一であることを特徴とする。

【0022】

本発明の第二の態様による自立したIII-V族窒化物系半導体基板は、周囲とキャリア濃度の異なる領域が基板表面とはほぼ垂直な方向に複数存在する第一の層と、表面から少なくとも $10\mu\text{m}$ の深さまでの第二の層とからなり、前記第二の層には前記キャリア濃度の異なる領域が実質的に形成されておらず、もってキャリア濃度分布が実質的に均一であることを特徴とする。

【0023】

本発明の第三の態様による自立したIII-V族窒化物系半導体基板は、表面から少なくとも $10\mu\text{m}$ の深さまでの表面層の蛍光顕微鏡像に、高明度領域と低明度領域がはっきりした境界をもって存在していないことを特徴とする。

【0024】

本発明の第四の態様による自立したIII-V族窒化物系半導体基板は、任意の断面の蛍光顕微鏡像に、高明度領域と低明度領域がはっきりした境界をもって存在する第一の層と、表面から少なくとも $10\mu\text{m}$ の深さまでの高明度領域からなる第二の層とからなり、前記低明度領域は前記高明度領域とはキャリア濃度の異なる領域であることを特徴とする。

【0025】

本発明の第五の態様による自立したIII-V族窒化物系半導体基板は、表面から少なくとも $10\mu\text{m}$ の深さまでの表面層に周囲とキャリア濃度の異なる領域が実質的に存在していないことを特徴とする。

【0026】

前記基板におけるキャリア濃度が $1 \times 10^{17} \text{cm}^{-3}$ 以上である場合には、前記表面層（第二の層）におけるキャリア濃度のばらつきは $\pm 25\%$ の範囲内にあるのが好ましい。また前記基板におけるキャリア濃度が $1 \times 10^{17} \text{cm}^{-3}$ 未満である場合には、前記表面層（第二の層）におけるキャリア濃度のばらつきは $\pm 100\%$ の範囲内であるのが好ましい。また表面のキャリア濃度のばらつきは裏面のキャリア濃度のばらつきより大きくないのが好ましい。ここで、キャリア濃度のばらつきは、(a) キャリア濃度の（最大値－最小値）／平均値、(b) 平均からの偏差、又は(c) 標準偏差等で表すことができる。本明細書におけるキャリア濃度のばらつきは、(a) の（最大値－最小値）／平均値により算出したものである。

【0027】

前記キャリア濃度の異なる領域の形状は、例えば、断面楔形の板状、ほぼ円錐形状、六角錐形状又は十二角錐形状である。前記キャリア濃度の異なる領域の最大太さは 1mm 以下であるのが好ましい。

【0028】

本発明のIII-V族窒化物系半導体基板は、表面及び／又は裏面に研磨加工が施されているのが好ましい。

【0029】

本発明のIII-V族窒化物系半導体基板は $200\mu\text{m}$ 以上 1mm 以下の厚さを有するのが好ましい。

【0030】

本発明のIII-V族窒化物系半導体基板の表面は(0001)のIII族面であるのが好ましい。

【0031】

本発明のIII-V族窒化物系半導体基板において、表面の転位密度は裏面の転位密度より少ないのが好ましい。

【0032】

本発明のIII-V族窒化物系半導体基板は、GaN又はAlGaInからなる層を含むのが好ましい。III-V族窒化物系半導体結晶に不純物がドーピングされているのが好ましい。

【0033】

本発明のIII-V族窒化物系半導体基板において、III-V族窒化物系半導体結晶の少なくとも一部はHVPE法により成長したものであるのが好ましい。

【0034】

本発明の第一の態様によるIII-V族窒化物系半導体基板の製造方法は、III-V族窒化物系半導体結晶の成長の初期又は途中の段階では結晶成長界面に複数の凹凸を出しながら結晶成長を行い、次いで前記凹凸を埋めるように結晶成長を行って前記結晶成長界面を平坦化し、さらに平坦化した結晶成長界面の形状を保ったまま $10\mu\text{m}$ 以上の厚さにわたって結晶成長を継続することを特徴とする。

【0035】

本発明の第二の態様によるIII-V族窒化物系半導体基板の製造方法は、(a) III-V族窒化物系半導体結晶の成長の初期又は途中の段階では結晶成長界面に複数の凹凸を出しながら結晶成長を行い、さらに前記凹凸を埋めるように結晶成長を行って前記結晶成長界面を平坦化することにより、キャリア濃度分布が不均一な第一の層を形成し、(b) 平坦化した結晶成長界面の形状を保ったまま結晶成長を継続することにより、キャリア濃度分布が実質的に均一な第二の層を $10\mu\text{m}$ 以上の厚さに形成することを特徴とする。

【0036】

本発明の第三の態様によるIII-V族窒化物系半導体基板の製造方法は、(a) III-V族窒化物系半導体結晶の成長の初期又は途中の段階では結晶成長界面に複数の凹凸を出しながら結晶成長を行い、さらに前記凹凸を埋めるように結晶成長を行って前記結晶成長界面を平坦化することにより、キャリア濃度分布が不均一な第一の層を形成し、(b) 平坦化した結晶成長界面の形状を保ったまま結晶成長を継続することにより、キャリア濃度分布が実質的に均一な第二の層を形成し、(c) 結晶成長終了後に前記第二の層が $10\mu\text{m}$ 以上の厚さで残留するように基板表面を研磨することを特徴とする。

【0037】

本発明の第四の態様によるIII-V族窒化物系半導体基板の製造方法は、異種基板の上面にIII-V族窒化物系半導体層をエピタキシャル成長により形成した後、前記III-V族窒化物系半導体層と前記異種基板とを分離する工程を含み、前記III-V族窒化物系半導体層の成長の初期又は途中の段階では結晶成長界面に複数の凹凸を出しながら結晶成長を行い、次いで前記凹凸を埋めるように結晶成長を行って結晶成長界面を平坦化し、さらに平坦化した結晶成長界面の形状を保ったまま $10\mu\text{m}$ 以上の厚さにわたって結晶成長を継続することを特徴とする。

【0038】

本発明の第五の態様によるIII-V族窒化物系半導体基板の製造方法は、異種基板の上面にIII-V族窒化物系半導体層をエピタキシャル成長により形成した後、前記III-V族窒化物系半導体層と前記異種基板とを分離する工程を含むIII-V族窒化物系半導体基板の製造方法であって、(a) 前記III-V族窒化物系半導体層の成長の初期又は途中の段階では結晶成長界面に複数の凹凸を出しながら結晶成長を行い、さらに前記凹凸を埋めるように結晶成長を行って結晶成長界面を平坦化することにより、キャリア濃度分布が不均一な第一の層を形成し、(b) 平坦化した結晶成長界面の形状を保ったまま結晶成長を継続して表面層を形成することにより、キャリア濃度分布が均一な第二の層を $10\mu\text{m}$ 以上の厚さに形成することを特徴とする。

【0039】

本発明の第六の態様によるIII-V族窒化物系半導体基板の製造方法は、異種基板の上面にIII-V族窒化物系半導体層をエピタキシャル成長により形成した後、前記III-V族窒化物系半導体層と前記異種基板とを分離する工程を含み、(a) 前記III-V族窒化物系半導体層の成長の初期又は途中の段階では結晶成長界面に複数の凹凸を出しながら結晶成長を行い、さらに前記凹凸を埋めるように結晶成長を行って結晶成長界面を平坦化することにより、キャリア濃度分布が不均一な第一の層を形成し、(b) 平坦化した結晶成長界面の形状を保ったまま結晶成長を継続して表面層を形成することにより、キャリア濃度分布が均一

な第二の層を形成し、(c) 結晶成長終了後に前記第二の層が $10\mu\text{m}$ 以上の厚さに残留するように基板表面を研磨することを特徴とする。

【0040】

本発明の第七の態様によるIII-V族窒化物系半導体基板の製造方法は、(a) III-V族窒化物系半導体結晶の成長の初期又は途中の段階では結晶成長界面に複数の凹凸を出しながら結晶成長を行い、さらに前記凹凸を埋めるように結晶成長を行って成長界面を平坦化することにより、キャリア濃度分布が不均一な第一の層を形成し、(b) 平坦化した結晶成長界面の形状を保ったまま結晶成長を継続することにより、キャリア濃度分布が実質的に均一な第二の層を形成し、(c) 結晶成長終了後に、前記第一の層のうち成長界面に複数の凹凸を出しながら成長した領域の少なくとも一部を除去することを特徴とする。

【0041】

本発明の第八の態様によるIII-V族窒化物系半導体基板の製造方法は、異種基板の上面にIII-V族窒化物系半導体層をエピタキシャル成長により形成した後、前記III-V族窒化物系半導体層と前記異種基板とを分離する工程を含み、(a) 前記III-V族窒化物系半導体層の成長の初期又は途中の段階では結晶成長界面に複数の凹凸を出しながら結晶成長を行い、さらに前記凹凸を埋めるように結晶成長を行って成長界面を平坦化することにより、キャリア濃度分布が不均一な第一の層を形成し、(b) 平坦化した結晶成長界面の形状を保ったまま結晶成長を継続することにより、キャリア濃度分布が実質的に均一な第二の層を形成し、(c) 結晶成長終了後に、前記第一の層のうち成長界面に複数の凹凸を出しながら成長した領域の少なくとも一部を除去することを特徴とする。

【0042】

本発明の第九の態様によるIII-V族窒化物系半導体基板の製造方法は、(a) III-V族窒化物系半導体結晶の成長の初期又は途中の段階では結晶成長界面に複数の凹凸を出しながら結晶成長を行い、さらに前記凹凸を埋めるように結晶成長を行って成長界面を平坦化することにより、キャリア濃度分布が不均一な第一の層を形成し、(b) 平坦化した結晶成長界面の形状を保ったまま結晶成長を長時間継続することにより、キャリア濃度分布が実質的に均一な第二の層を厚く形成し、(c) 結晶成長終了後に、前記第二の層を結晶の成長方向と垂直に切断することにより、キャリア濃度分布の均一な結晶基板を取得することを特徴とする。

【0043】

本発明の第十の態様によるIII-V族窒化物系半導体基板の製造方法は、異種基板の上面にIII-V族窒化物系半導体層をエピタキシャル成長により形成した後、前記III-V族窒化物系半導体層と前記異種基板とを分離する工程を含み、(a) 前記III-V族窒化物系半導体層の成長の初期又は途中の段階では結晶成長界面に複数の凹凸を出しながら結晶成長を行い、さらに前記凹凸を埋めるように結晶成長を行って成長界面を平坦化することにより、キャリア濃度分布が不均一な第一の層を形成し、(b) 平坦化した結晶成長界面の形状を保ったまま結晶成長を長時間継続することにより、キャリア濃度分布が実質的に均一な第二の層を厚く形成し、(c) 結晶成長終了後に、前記第二の層を結晶の成長方向と垂直に切断することにより、キャリア濃度分布の均一な基板を取得することを特徴とする。

【0044】

第七及び第八の態様によるIII-V族窒化物系半導体基板の製造方法において、基板厚さが $200\mu\text{m}$ 未満にならないように裏面を研磨加工することにより、前記第一の層のうち成長界面に複数の凹凸を出しながら成長した領域の少なくとも一部を除去するのが好ましい。さらに好ましい態様では、結晶成長終了後に、第一の層を全て除去する。また基板厚さが $200\mu\text{m}$ 未満にならないように表面に鏡面研磨加工を施すのが好ましい。なお、第一の層を全て除去しても良い。

【0045】

本発明のIII-V族窒化物系半導体基板の製造方法において、結晶成長の初期又は途中の段階で結晶成長界面に形成する凹凸の凹部は、(1) 成長方向と平行な断面がファセット面で囲まれたV字型又は逆台形型であるか、(2) ファセット面で囲まれたすり鉢状の形状を

有するのが好ましい。

【0046】

本発明のIII-V族窒化物系半導体基板の製造方法において、結晶成長の少なくとも一部をHVPE法により行うのが好ましい。

【0047】

本発明のIII-V族窒化物系半導体基板の製造方法において、結晶成長の途中で結晶成長界面の凹凸を埋めるために、成長雰囲気ガスの水素濃度又はIII族原料の分圧をそれまでより高くするのが好ましい。

【0048】

本発明の第九及び第十の態様において、厚く成長した結晶（第二の層）から切出した基板の表裏両面を研磨加工で仕上げるのが好ましい。

【0049】

本発明のIII-V族窒化物系半導体基板のロットにおいては、全ての基板が上記III-V族窒化物系半導体基板からなることを特徴とする。

【発明の効果】

【0050】

本発明によれば、転位密度が低く、かつ表面におけるキャリア濃度の実質的に均一な自立したIII-V族窒化物系半導体基板が安定的に得られる。本発明の自立したIII-V族窒化物系半導体基板を用いることにより、設計通りの発光素子や電子素子等のデバイスを歩留り良く製造することが可能となる。

【発明を実施するための最良の形態】

【0051】

本明細書における用語「自立した基板」とは、自らの形状を保持できるだけでなく、ハンドリングに不都合が生じない程度の強度を有する基板をいう。このような強度を有するためには、自立基板の厚さを $200\mu\text{m}$ 以上とするのが好ましい。また素子形成後の劈開の容易性等を考慮して、自立基板の厚さを 1mm 以下とするのが好ましい。自立基板が厚すぎると劈開が困難となり、劈開面に凹凸が生じる。この結果、たとえば半導体レーザ等に適用した場合、反射のロスによるデバイス特性の劣化が問題となる。

【0052】

本発明を適用し得るIII-V族窒化物系半導体は、一般式： $\text{In}_x\text{Ga}_y\text{Al}_{1-x-y}\text{N}$ （ただし、 $0 \leq x \leq 1$ 、 $0 \leq y \leq 1$ 、及び $0 \leq x+y \leq 1$ ）で表すことができる。なかでも、強度、製造安定性等、基板材料に求められる特性を満足するという観点から、 GaN 、 AlGaN 等の半導体が特に好ましい。

【0053】

結晶表面においてキャリア濃度が異なる領域は、目視では判別できないが、表面に紫外線を当てて結晶のフォトルミネッセンスを利用することにより、容易に検出することができる。六方晶系のC軸方向に成長させた結晶では、ファセット面で囲まれたピットはC軸方向から見て六角形か十二角形である。従って、その成長履歴は六角柱か十二角柱になるが、結晶成長の初期ではピットのサイズも小さいので、一般的に基板表面に向かって広がる六角錐又は十二角錐である。ファセットで囲まれた領域がピットでなく、FIELO等のELOのマスク成長によるストライプ状であれば、その履歴はストライプ方向に垂直な断面の形状が逆三角形の楔形か、逆台形状の平板状又はそれに近い形状となる。

【0054】

キャリア濃度の異なる領域は、周囲とはっきりした境界を有するため、蛍光顕微鏡を用いれば、その画像のコントラストから容易に検出することができる。検出できる深さは、励起光として用いる紫外線の波長や強度によって異なるが、検出した像が試料の表面で見えているのか否かは、像が焦点を結ぶ位置から容易に判別できる。なおキャリア濃度の異なる領域の検出は、通常の走査電子顕微鏡（SEM）やカソードルミネッセンス（CL）でも容易に行うことができる。

【0055】

本発明のIII-V族窒化物系半導体基板は、キャリア濃度の異なる各領域の太さが1mm以下であるのが好ましい。なぜならば、かかる基板を用いて作製するデバイス（例えば、レーザーダイオードや発光ダイオード）のチップサイズが1mm以下だからである。キャリア濃度の異なる領域の太さが1mm超であると、基板全面にチップを作製した際、キャリア濃度の異なる領域の境界がチップの中にかかってしまう確立が高くなり、デバイスの歩留りを大きく低下させる原因となる。もちろん、キャリア濃度の異なる領域の太さが1mm超であっても、表面のキャリア濃度の均一性は高い方が良く、本発明の有効性を阻害することはない。

【0056】

本発明の基板の表面は(0001)のIII族面であるのが望ましい。GaN系の結晶は極性が強く、III族面の方がV族面（窒素面）より化学的及び熱的に安定で、デバイスの作製が容易であるからである。

【0057】

本発明は、結晶成長中に結晶表面に伝搬する転位を低減するとともに、結晶表面におけるキャリア濃度の均一性を両立した基板を提供するので、得られる基板の転位密度は、裏面より表面の方が少ないという特徴を有する。例えば転位密度をエッチピット法等で測定した場合、表面での転位密度は裏面の転位密度の1/2以下であるのが望ましい。

【0058】

本発明のIII-V族窒化物系半導体基板を成長させる手段として、HVPE（ハイドライド気相成長）法を用いるのが望ましい。これは、HVPE法は結晶成長速度が速く、基板の作製に適するからである。

【0059】

III-V族窒化物系半導体基板のキャリア濃度の絶対値は、目的とするデバイスに合わせて適宜制御すべきであるから、一律に決めることはできない。従って、キャリア濃度のばらつきの大きさも、キャリア濃度の絶対値に応じて変わるべきであるため、一律に規定することはできない。例えば、目的とするSiドープn型のGaN基板のキャリア濃度が $1 \times 10^{17} \text{ cm}^{-3}$ 程度である場合、基板表面におけるキャリア濃度のばらつきは±25%以内であるのが好ましく、またキャリア濃度が $5 \times 10^{17} \text{ cm}^{-3}$ 程度である場合、基板表面におけるキャリア濃度のばらつきは±15%以内であるのが好ましく、またキャリア濃度が $5 \times 10^{18} \text{ cm}^{-3}$ 程度である場合、基板表面におけるキャリア濃度のばらつきは±10%以内であるのが好ましい。なお、目的とするSiドープn型のGaN基板のキャリア濃度が $5 \times 10^{17} \text{ cm}^{-3}$ 未満である場合、基板表面におけるキャリア濃度のばらつきは±100%以内であるのが好ましい。このように、基板のキャリア濃度によって好ましいキャリア濃度のばらつきが異なるのは、基板のキャリア濃度が低ければ低いほど、ばらつきが大きくなることによって及ぼされる影響が小さくなるからである。

【0060】

本発明の基板の導電型は、目的とするデバイスに合わせて適宜制御すべきであり、一律に決めることはできない。本発明の基板の導電型としては、例えば、Si、S、O等をドープしたn型や、MgやZn等をドープしたp型、FeやCr等をドープしたりn型とp型のドーパントを同時にドープしたりした半絶縁性が挙げられる。

【0061】

本発明のIII-V族窒化物系半導体基板（例えば、GaN系基板）は、表面を鏡面研磨するのが望ましい。一般に、アズグロウンのGaN系エピタキシャル層表面には、ヒロック等の大きな凹凸や、ステップバンチングによって現れると思われる微少な凹凸が多数存在している。これらは、その上にエピタキシャル層を成長させたときのモフォロジや、膜厚、組成等を不均一にする要因となるばかりでなく、デバイス作製プロセスにおいても、フォトリソグラフィ工程の露光精度を落とす要因となる。従って、基板表面は平坦な鏡面であるのが望ましい。鏡面を研磨加工で得ようとする、結晶の表面から数 μm ～数百 μm を削り落とす必要がある。本発明においては、研磨で表面層を削り落とした後でも、キャリア濃度の実質的に均一な層を10 μm 以上の厚さに残すことが必要である。従って、基板表面を

研磨仕上げする場合、研磨代を見越して、結晶成長時にキャリア濃度の均一な層をあらかじめ厚く成長させておく必要がある。

【0062】

本発明のIII-V族窒化物系半導体基板の裏面も平坦に研磨加工するのが望ましい。一般に、III-V族窒化物系半導体（GaN等）の自立基板は、異種の下地基板にヘテロエピタキシャル成長させた後で剥離して得られることが多い。このため、剥離したままの基板の裏面は、梨地状に荒れていたり、下地基板の一部が付着していたりすることが多い。また基板の反りに起因して、平坦でないこともある。これらは、基板上にエピタキシャル層を成長させる際に、基板の温度分布の不均一を生じる原因となり、その結果、エピタキシャル層の均一性が低下したり、再現性が悪化したりする。

【0063】

なお、「鏡面研磨した表面から少なくとも $10\mu\text{m}$ の深さまでの表面層」とは、鏡面研磨後の深さが少なくとも $10\mu\text{m}$ である表面層を意味する。従って、この表面層の鏡面研磨前の深さは、少なくとも $10\mu\text{m}$ +鏡面研磨代とすべきである。また「キャリア濃度分布が実質的に均一である」とは、基板の位置によらずキャリア濃度分布が完全に一定であることを意味するのではなく、基板上に形成するデバイスの特性が一定になる程度にキャリア濃度のばらつきが小さいことを意味する。従って、例えばSiドープn型のGaN基板（キャリア濃度： $5 \times 10^{17} \text{cm}^{-3}$ 程度）の場合、キャリア濃度のばらつきが $\pm 15\%$ 以内であることを意味する。

【0064】

本発明のIII-V族窒化物系半導体基板の製造方法において、厚く成長した結晶から切出した基板は、その表裏両面を研磨加工で仕上げるのが好ましい。結晶の切断面には、一般に切断時に導入されるソーマーク等の凹凸が存在しており、そのままでは良好なエピタキシャル成長を行うことが難しいためである。なお結晶の切断には、外周刃スライサー、内周刃スライサー、ワイヤーソー等を用いることができる。中でも、ワイヤーソーを用いるのが好ましい。

【0065】

本発明はIII-V族窒化物系半導体（GaN等）の自立基板に適用されるが、本発明の技術的思想は下地基板をつけたままのGaN系エピタキシャル基板（テンプレート）にも応用可能である。

【実施例】

【0066】

本発明を以下の実施例によってさらに詳細に説明するが、本発明はそれらに限定されるものではない。

【0067】

実施例 1

サファイア基板上にGaNエピタキシャル層を成長させ、その後サファイア基板を除去することにより、図1に示すようにキャリア濃度の異なる領域2を含有する層と、キャリア濃度が実質的に均一な層とを有するGaN自立基板1を作製し、評価した。以下、本実施例のGaN自立基板の作製方法について、図4を参照して説明する。

【0068】

まずサファイア基板11を用いて、HVPE法でGaNエピタキシャル層12aを成長させた。HVPE法は、III族元素のハロゲン化物であるGaClを、加熱した基板表面に輸送し、基板領域で、これを NH_3 と混合して、これらを反応させることにより基板上でGaN結晶を気相成長させる方法である。原料ガスは H_2 又は N_2 のようなキャリアガスとともに流す。基板領域の温度は、電気炉で 1000°C に設定した。またGaN結晶の成長過程でドーピング原料ガスとして SiH_2Cl_2 を基板領域に供給することによりドーピングを行い、Siをドープした。

【0069】

原料となるGaCl及び NH_3 の分圧は、基板領域でそれぞれ $5 \times 10^{-3} \text{atm}$ 及び 0.3atm とした。キャリアガスとして2%の H_2 と98%の N_2 の混合ガスを用いた。この条件で、サファイア

基板11上にGaN結晶12aの核が3次元の島状に生成し、次いで結晶核の側壁にファセット面が現れて、結晶成長が進行していった(工程(b))。この様子は、成長時間を変えて炉外に取り出した基板表面及び断面を顕微鏡観察することにより、確認した。

【0070】

成長時間を長くするに従って、GaN結晶12aの頂上部は平坦化し(工程(c))、その後結晶同士が横方向に成長して互いに結合し、表面の平坦化が進行した。しかし、成長界面は完全には平坦化せず、表面には多くのピット13が存在する状態で結晶成長は進行した(工程(d))。ピット13は、真上から見ると直径が数 μm ~数十 μm 程度のほぼ円形であった。(d)に相当する試料の断面の蛍光顕微鏡像を観察したところ、サファイア基板の界面からGaNの表面に存在するピット13の底部までつながる暗い領域14が観察された。この領域14は、ドーパントの取り込み量が少なく、キャリア濃度が周囲より低いものと考えられる。実際、蛍光顕微鏡像において暗い領域を狙ってSIMS分析を行い、周囲の領域と比較したところ、暗い領域ではSiの濃度が $3 \times 10^{17} \text{ cm}^{-3}$ であったのに対し、周囲の領域でのSiの濃度は $7 \times 10^{17} \text{ cm}^{-3}$ と2倍以上であった。

【0071】

(d)の状態までGaN結晶12aを成長させた後、原料ガス流量をそのままにして、キャリアガスだけ10%の H_2 と90%の N_2 の混合ガスに切替えてGaN結晶の成長を続けた。その結果、GaN結晶12aの成長界面12cは平坦化する傾向が見られた(工程(e))。GaN結晶12aの成長界面が平坦化した後、さらに100 μm 以上の厚さにGaN結晶12bを成長させた。成長界面が平坦化した後に成長した領域12bの断面を蛍光顕微鏡で観察したところ、新たに明度の異なる領域は発生していないことが分かった。即ち、明度の異なる領域14はGaN結晶12の途中(成長界面12c)で終端し(工程(f))、GaN結晶12の最外面まで到達していないことが確認された。GaN結晶12の実測蛍光顕微鏡像を図2に示す。一部のピットがまだ終端せずに表面まで到達しているが、大多数のピットはGaN結晶12の途中で終端し、結晶表面から少なくとも10 μm の深さの範囲における蛍光顕微鏡像の明度はほぼ均一になっていることが確認できた。

【0072】

このようにしてサファイア基板11上に総厚さ250 μm のGaN結晶12を成長させた。GaN結晶12の平均成長速度は約50 $\mu\text{m/h}$ であった。

【0073】

以上のようにしてGaNエピタキシャル層12を形成したサファイア基板11を反応管から取り出し、サファイア基板11を取り除き、GaN自立基板15を得た。サファイア基板を除去する方法として、サファイア基板は透過するが、GaNでは吸収されるような波長の高出力の紫外線レーザー光を、サファイア基板側から照射して、GaN結晶の界面付近を融解して除去する、いわゆるレーザーリフトオフ法を用いた。この他にも、例えば、機械的研磨、又は強アルカリ性あるいは強酸性薬品によるエッチングによりサファイア基板を除去することも可能である。またサファイア基板の除去に、荷電ビーム又は中性ビームによる物理的エッチングを行っても良い。

【0074】

こうして得られたGaN自立基板15の表面及び裏面をそれぞれ10 μm づつ除去し、鏡面研磨加工することにより、平坦性を向上させた。GaN自立基板15の最終厚さは230 μm であり、ピンセットを用いたハンドリングにも十分に耐える強度を有していた。GaN自立基板15の断面の蛍光顕微鏡観察により、GaN自立基板15の表面近傍(少なくとも10 μm の深さまで)にはキャリア濃度の異なる領域がほぼないことが確認できた。

【0075】

このGaN自立基板15の表面及び裏面におけるキャリア濃度分布を、van der Paw法により基板の直径方向に5mmの間隔で測定した。結果を図6及び図7に示す。図6に示すように、GaN自立基板15の表面におけるキャリア濃度は $6.9 \times 10^{17} \text{ cm}^{-3}$ ~ $7.6 \times 10^{17} \text{ cm}^{-3}$ の範囲内であり、十分に均一であることが確認できた。これに対して、図7に示すように、GaN自立基板15の裏面におけるキャリア濃度は $2.7 \times 10^{17} \text{ cm}^{-3}$ ~ $7.1 \times 10^{17} \text{ cm}^{-3}$ と、大きくば

らつていることが判明した。

【0076】

このGa_N自立基板15上に、MOVPE法を用いて、Ga_Nのエピタキシャル膜を1 μ m成長させ、その表面モフォロジを調べたところ、基板全面にわたって均一な鏡面状態になっていることが確認された。

【0077】

比較例 1

原料となるGaCl₃及びNH₃の分圧を基板領域でそれぞれ 5×10^{-3} atm及び0.3 atmとし、キャリアガスとして2%のH₂と98%のN₂の混合ガスを用いた以外実施例1と同様にして、サファイア基板上にGa_Nの厚膜結晶を成長させた。その結果、Ga_Nの厚さが300 μ mになるまで、表面にある多くのピットは埋まらずに残ったままであった。

【0078】

この基板を反応管から取り出し、前述のレーザーリフトオフ法を用いて、サファイア基板を取り除き、Ga_N自立基板を得た。Ga_N自立基板の表裏両面をそれぞれ30 μ m及び10 μ mの深さまで鏡面研磨することにより、平坦性を向上させた。鏡面研磨により、基板の表面に残っていたピットはほとんど消失した。Ga_N自立基板の最終厚さは260 μ mであった。

【0079】

Ga_N自立基板の断面を蛍光顕微鏡を用いて観察したところ、図3に示すように、表面と裏面をつなぐような楔型状で周囲とは明度の異なる領域が基板内部に多数存在していることが分かった。

【0080】

このGa_N自立基板の表面及び裏面におけるキャリア濃度分布を、van der Paw法により基板の直径方向に5 mmの間隔で測定した。その結果、基板表面におけるキャリア濃度は 2.4×10^{17} cm⁻³～ 7.7×10^{17} cm⁻³と大きくばらついており、裏面におけるキャリア濃度のばらつき(2.6×10^{17} cm⁻³～ 8.1×10^{17} cm⁻³)と大差がないことが判明した。

【0081】

このGa_N自立基板上に、MOVPE法を用いて、Ga_Nのエピタキシャル膜を1 μ m成長させ、その表面モフォロジを調べたところ、基板の全面に直径10～60 μ m程度の、テラス状の凹凸が多数発生していることが確認された。これらの凹凸は、実際にデバイスを作製する際に、障害となることが予想される。

【0082】

実施例 2

HVPE法の結晶成長条件を僅かに変えた以外実質的に実施例1と同様にして、サファイア基板上にGa_Nエピタキシャル層を成長させ、その後サファイア基板を除去することにより図1に示すGa_N自立基板を作製し、評価した。以下、本実施例のGa_N自立基板の作製方法を図4を参照して説明する。

【0083】

まずサファイアのC面基板11を用いて、実施例1と同じHVPE法によりGa_Nエピタキシャル層12aを成長させた。基板領域の温度は電気炉で1050℃に設定した。原料となるGaCl₃及びNH₃の分圧は、基板領域でそれぞれ 6×10^{-3} atm及び0.4 atmとし、キャリアガスとして、はじめから10%のH₂と90%のN₂の混合ガスを用いた。Ga_N結晶の成長過程で、ドーピング原料ガスとしてSiH₂Cl₂を基板領域に供給することによりドーピングを行い、Ga_N結晶にSiをドーブした。

【0084】

まずGa_N結晶12aの核がサファイア基板11上に3次元の島状に生成し、次いで結晶核12aの側壁にファセット面が現れて、結晶成長が進行していった(工程(b))。この様子は、成長時間を変えて炉外に取り出した基板表面及び断面を顕微鏡観察することにより、確認した。成長時間を長くするに従って、Ga_N結晶12aの頂上部は上面を(0001) Ga面として平坦化し、その後結晶同士は横方向に成長して互いに結合し、表面の平坦化が進行した(工程(c))。さらに同条件で結晶成長を続けたところ、Ga_N結晶12aの成長界面にあったピッ

トは自然に終端し、平坦化する傾向が見られた(工程(e))。こうして、GaN結晶12aの成長界面12cが平坦化した後も、さらに100 μ m以上の厚さまでGaN結晶12bの成長を継続した。

【0085】

成長界面が自然に平坦化した後に成長した領域12bでは、断面の蛍光顕微鏡観察により、新たに明度の異なる領域が発生していないことが確認された。すなわち、明度の異なる領域14はGaN結晶12の途中で終端し(工程(f))、結晶の最外面まで到達しなかった。

【0086】

このようにしてサファイア基板11上に総厚さ550 μ mのGaN結晶12を成長させた。GaN結晶12の平均成長速度は約65 μ m/hであった。

【0087】

この基板を反応管から取り出し、前述のレーザーリフトオフ法を用いて、サファイア基板11を取り除き、GaN自立基板15を得た。GaN自立基板15の表裏両面を鏡面研磨加工することにより、表面を30 μ m及び裏面を90 μ m除去し、平坦性を向上させた。鏡面研磨により、GaN自立基板の最終厚さは430 μ mとなった。

【0088】

このGaN自立基板15の表面及び裏面におけるキャリア濃度分布を、van der Paw法により基板の直径方向に5mmの間隔で測定した。その結果、基板表面におけるキャリア濃度は $0.9 \times 10^{18} \text{ cm}^{-3} \sim 1.6 \times 10^{18} \text{ cm}^{-3}$ の範囲内であり、十分に均一であることが確認できた。これに対して、基板裏面におけるキャリア濃度は $4.7 \times 10^{17} \text{ cm}^{-3} \sim 13.1 \times 10^{17} \text{ cm}^{-3}$ と大きくばらついていることが判明した。

【0089】

得られたGaN自立基板15の断面を蛍光顕微鏡観察したところ、基板表面から深さ100 μ m以上の領域にわたって、明度の異なる領域が存在していないことが確認された。

【0090】

実施例 3

ボイド形成剥離法(Void-assisted Separation Method: VAS法)を用いてサファイア基板上にGaNエピタキシャル層を成長させ、その後、サファイア基板を除去することによりGaN自立基板を作製し、評価した。VAS法の詳細は特願2002-64345号に記載されているが、簡単に言うと、サファイア基板とGaN成長層との間に、網目構造を有する窒化チタンの薄膜を挟み込んで結晶成長を行う方法である。以下、本実施例のGaN自立基板の作製方法を図5を参照して説明する。

【0091】

直径2インチの単結晶サファイアC面基板21上に、MOVPE法により、トリメチルガリウム(TM_G)とNH₃を原料として、アンドープGaN層22を300 nmの厚さに成長させた(工程(b))。次にこのGaNエピタキシャル基板上に、金属Ti膜23を20 nmの厚さに蒸着し(工程(c))、これを電気炉に入れて、20%のNH₃と80%のH₂の混合ガスの気流中で、1050℃×20 minの熱処理を施した。その結果、GaN層22の一部がエッチングされて高密度の空隙が発生した層24に変化するとともに、金属Ti膜23が窒化されて、表面にサブミクロンの微細な穴が高密度に形成されたTiN層25に変化した。その結果、(d)に示す構造の基板が得られた。

【0092】

この基板をHVPE炉に入れ、GaN結晶26を全体で400 μ mの厚さに堆積させた。まずGaN結晶26aの成長に用いた原料はNH₃とGaClで、キャリアガスとして5%のH₂と95%のN₂の混合ガスを用いた。成長条件は、常圧、基板温度1040℃であった。供給ガス中のGaCl及びNH₃の分圧は、成長の開始時には、それぞれ $8 \times 10^{-3} \text{ atm}$ 及び $5.6 \times 10^{-2} \text{ atm}$ であり、V/III比を7とした。またGaN結晶26aの成長過程で、ドーピング原料ガスとしてSiH₂Cl₂を基板領域に供給することによりSiのドーピングを行った。

【0093】

GaNの核26aがまず基板21上に3次元の島状に生成し(工程(e))、次いで結晶同士が横方向に成長して互いに結合し、表面の平坦化が進行していった(工程(f))。この様子は

、成長時間を変えて炉外に取り出した基板表面及び断面を顕微鏡観察することにより確認した。成長時間を長くするに従って、GaN結晶26aの成長界面におけるピット27の数は減少していったが、完全にはなくならず、表面には依然多くのピットが存在する状態で、結晶成長は進行した。ピット27は、真上から見ると直径が数 μm ～数十 μm 程度のほぼ円形か12角形であった。(f)に相当する試料の断面の蛍光顕微鏡像では、基板21の界面からGaN表面に存在するピット27の底部までつながる暗い領域28が認められた。この領域28は、ドーパントの取り込み量が少なく、キャリア濃度が周囲より低いものと考えられる。

【0094】

(f)に示す状態までGaN結晶26aを成長させた後、供給ガス中のGaCl分圧だけ $12 \times 10^{-2} \text{ atm}$ に増大させて結晶成長を続けたところ、ピット27が終端して、GaN結晶26aの成長界面はさらに平坦化する傾向が見られた(工程(g))。GaN結晶26aの成長界面26cが平坦化した後、さらに200 μm 以上の厚さにGaN結晶26bの成長を継続した。成長界面の平坦化後に成長した領域26bでは、断面の蛍光顕微鏡観察により、明度の異なる領域が新たに発生していないことが判明した。すなわち、明度の異なる領域28はGaN結晶26の途中で終端し(工程(h))、GaN結晶の最外面まで到達していないことが確認できた。

【0095】

GaN結晶成長の終了後HVPE装置を冷却する過程で、GaN層26はボイド層を境にサファイアの下地基板から自然に剥離し、GaN自立基板30が得られた(工程(i))。このGaN自立基板30の表裏両面を鏡面研磨加工することにより表面を20 μm 及び裏面を50 μm 除去し、平坦性を向上させた。鏡面研磨により、GaN自立基板30の最終厚さは330 μm となった(工程(j))。

【0096】

得られたGaN自立基板30の表面及び裏面におけるキャリア濃度分布をvan der Paw法により基板の直径方向に5mmの間隔で測定した。その結果、基板表面におけるキャリア濃度は $9.2 \times 10^{17} \sim 10.1 \times 10^{17} \text{ cm}^{-3}$ の範囲内であり、十分に均一であることが確認できた。これに対して、基板裏面におけるキャリア濃度は $2.8 \times 10^{17} \text{ cm}^{-3} \sim 8.8 \times 10^{17} \text{ cm}^{-3}$ と、大きくばらついていることが判明した。またこのGaN自立基板30の断面を蛍光顕微鏡観察したところ、表面から深さ100 μm 以上の領域にわたって明度の異なる領域が存在していないことが確認された。

【0097】

GaN自立基板30の表面及び裏面における転位密度を測定した。表面における転位密度は、燐酸と硫酸の加熱混合液中にGaN自立基板30を浸漬し、エッチングにより生じたピットの数进行数することにより求めた。また裏面における転位密度は、plan-viewの透過型電子顕微鏡(TEM)観察像から求めた。その結果、このGaN自立基板30の表面における転位密度は $4.2 \pm 1 \times 10^6 \text{ cm}^{-2}$ であり、裏面における転位密度は $7.2 \pm 1 \times 10^8 \text{ cm}^{-2}$ であることが判明した。

【0098】

実施例 4

実施例3と同様にVAS法を用いて、サファイア基板上にGaNエピタキシャル層を成長させ、その後サファイア基板を除去することによりGaN自立基板を作製し、評価した。以下、本実施例のGaN自立基板の作製方法を、図8を参照して説明する。

【0099】

直径2インチの単結晶サファイアC面基板31上に、MOVPE法により、TMGと NH_3 を原料として、アンドープGaN層32を300nmの厚さに成長させた(工程(b))。このGaNエピタキシャル基板上に、金属Ti膜33を20nmの厚さに蒸着し(工程(c))、これを電気炉に入れて、20%の NH_3 と80%の H_2 の混合ガスの気流中で、 $1050^\circ\text{C} \times 20 \text{ min}$ の熱処理を施した。その結果、GaN層32の一部がエッチングされて高密度の空隙が発生した層34に変化するとともに、Ti層33は窒化されて、表面にサブミクロンの微細な穴が高密度に形成されたTiN層35に変化した。その結果、(d)に示す構造の基板が得られた。

【0100】

この基板をHVPE炉に入れ、GaN結晶36を550 μ mの厚さに堆積させた。結晶成長に用いた原料はNH₃とGaClで、キャリアガスとして5%のH₂と95%のN₂の混合ガスを用いた。成長条件は、常圧、基板温度1040℃であった。供給ガス中のGaCl及びNH₃の分圧は、結晶成長の開始時には、それぞれ 8×10^{-3} atm及び 5.6×10^{-2} atmであり、V/III比は7とした。またGaN結晶の成長過程で、ドーピング原料ガスとしてSiH₂Cl₂を基板領域に供給することによりSiのドーピングを行った。

【0101】

はじめにGaNの核36aが基板31上に3次元の島状に生成し（工程(e)）、次いで結晶同士が横方向に成長して互いに結合し、表面の平坦化が進行していった（工程(f)）。この様子は、成長時間を変えて炉外に取り出した基板表面及び断面を顕微鏡観察することにより、確認した。成長時間を長くするに従って、GaN結晶36aの成長界面におけるピット37の数は減少していったが、完全にはなくならず、表面には依然多くのピットが存在する状態で、結晶成長は進行した。ピット37は、真上から見ると直径が数 μ m～数十 μ m程度のほぼ円形か12角形であった。（f）に相当する試料の断面の蛍光顕微鏡像では、基板の界面からGaN表面に存在するピット37の底部までつながる暗い領域38が観察された。この領域38は、ドーパントの取り込み量が少なく、キャリア濃度が周囲より低いものと考えられる。

【0102】

（f）に示す状態までGaN結晶36aを成長させた後、供給ガス中のGaCl分圧だけ 12×10^{-2} atmに増やして成長を続けたところ、ピット37が終端し、GaN結晶36aの成長界面は、さらに平坦化する傾向が見られた（工程(g)）。この時点までに、約80 μ mの厚さのGaN結晶36aが成長していた。GaN結晶36aの成長界面の平坦化後、さらに470 μ mの厚さにGaN結晶36bの成長を継続した。成長界面の平坦化後に成長した領域36bでは、断面の蛍光顕微鏡観察により明度の異なる領域の新たな発生が認められなかった。すなわち、明度の異なる領域38はGaN結晶36の途中で終端してしまい（工程(h)）、結晶の最外面まで到達していないことが確認できた。

【0103】

結晶成長の終了後HVPE装置を冷却する過程で、GaN層36はボイド層を境に下地基板31から自然に剥離し、GaN自立基板40が得られた（工程(i)）。このGaN自立基板40の表裏両面を鏡面研磨加工することにより、表面及び裏面をそれぞれ20 μ m及び100 μ mの深さまで除去し、平坦性を向上させた。鏡面研磨により、GaN自立基板40の最終厚さは430 μ mとなった。

【0104】

得られたGaN自立基板40の表面及び裏面におけるキャリア濃度分布をvan der Paw法により基板の直径方向に5mmの間隔で測定した。その結果、基板表面におけるキャリア濃度は 9.2×10^{17} cm⁻³～ 10.1×10^{17} cm⁻³の範囲内であり、十分に均一であることが確認できた。また基板裏面におけるキャリア濃度は 8.8×10^{17} cm⁻³～ 10.8×10^{17} cm⁻³と、表面と大きく変わらないことが判明した。このGaN自立基板40の断面を蛍光顕微鏡観察したところ、基板内部には明度の異なる領域が存在していないことが確認された。

【0105】

実施例 5

FIELO法（A. Usui, et al., Jpn. J. Appl. Phys. Vol. 36 (1997), pp. L.899-L.902）を用いてサファイア基板上にGaNエピタキシャル層を成長させ、その後サファイア基板を除去することによりGaN自立基板を作製し、評価した。以下、本実施例のGaN自立基板の作製方法を、図9を参照して説明する。

【0106】

直径2インチの単結晶サファイアC面基板41上に、MOVPE法により、TMGとNH₃を原料として、アンドープGaN層42を600 nmの厚さに成長させた（工程(b)）。次にこのGaNエピタキシャル基板上に熱CVD法によりSiO₂膜を0.5 μ mの厚さに堆積し、フォトリソグラフィによりSiO₂膜に<11-20>と平行にストライプ状の窓を開け、GaN層42を露出させた（工程(c)）。窓の幅は3 μ mであり、SiO₂マスク43の幅は7 μ mであった。

【0107】

この基板をHVPE炉に入れ、GaN結晶44を全体で500 μ mの厚さに堆積させた。結晶成長に用いた原料はNH₃とGaClで、キャリアガスとして5%のH₂と95%のN₂の混合ガスを用いた。成長条件は、常圧、基板温度1040℃であった。結晶成長の開始時には、供給ガス中のGaCl及びNH₃の分圧はそれぞれ 8×10^{-3} atm及び 5.6×10^{-2} atmとし、V/III比は7とした。Ga結晶の成長過程では、ドーピング原料ガスとしてSiH₂Cl₂を基板領域に供給することにより、Siのドーピングを行った。

【0108】

GaN結晶44は、はじめ窓部の下地GaN上に選択的に成長し、〈11-20〉と平行なストライプ状に配列した。〈11-20〉と垂直な断面は、(d)に模式的に示すようになっていた。

【0109】

マスクの溝部が埋まると、SiO₂マスク43上ではGaN結晶44aは基板全面を覆うように横方向に成長した。このとき、ストライプ状に伸びたGaN結晶44aの側面にはファセット面が現れ、隣の結晶と会合する領域には、断面がV字型の溝45が出現した(工程(e))。この様子は、成長時間を変えて炉外に取り出した基板表面及び断面を顕微鏡観察することにより、確認した。

【0110】

(e)に相当する試料の断面の蛍光顕微鏡像には、SiO₂マスク43との界面からGaN表面に存在するV字溝45の底部までつながる暗い領域46が認められた。この領域46は、ドーパントの取り込み量が少なく、キャリア濃度が周囲より低い領域であった。

【0111】

そのまま結晶成長時間を長くすると、結晶成長は成長界面に前述のV字型の溝45を残したまま進行していったが、これらの溝45は成長の進行とともに次第に埋まり、GaN結晶44aの厚さが100 μ mを超える頃には、平坦な表面を有するGaN膜となった(工程(f))。

【0112】

GaN結晶44aの成長界面を平坦化させた後、さらに約400 μ mの厚さまでGaN結晶44bの成長を継続した。GaN結晶断面の蛍光顕微鏡観察の結果、成長界面の平坦化後に成長した領域には新たに明度の異なる領域が発生していなかった。すなわち、明度の異なる領域46はGaN結晶44の途中で終端してしまい(工程(g))、結晶の最外面まで到達していないことが観察された。

【0113】

こうして総厚さ約500 μ mのGaN結晶44が得られた。GaN結晶44の平均成長速度は約75 μ m/hであった。この基板を反応管から取り出し、前述のレーザーリフトオフ法により、サファイア基板41を取り除き、GaN自立基板50を得た(工程(h))。

【0114】

GaN自立基板50の表裏両面を鏡面研磨加工することにより、表面及び裏面をそれぞれ20 μ m及び60 μ mづつ除去し、平坦性を向上させた(工程(i))。GaN自立基板50の最終厚さは420 μ mあった。基板断面の蛍光顕微鏡観察の結果、基板の表側の大部分(380 μ mの厚さ)にキャリア濃度の異なる領域がないことが判明した。このGaN自立基板50の断面の蛍光顕微鏡像を図10に示す。

【0115】

このGaN自立基板50の表面及び裏面におけるキャリア濃度分布をvan der Paw法により基板の直径方向に5mmの間隔で測定した。その結果、基板表面におけるキャリア濃度は 6.6×10^{17} cm⁻³~ 7.2×10^{17} cm⁻³の範囲内であり、十分に均一であることが確認できた。これに対して、基板裏面におけるキャリア濃度は 1.7×10^{17} cm⁻³~ 7.2×10^{17} cm⁻³と、大きくばらついていることが判明した。

【0116】

このGaN自立基板50上に、MOVPE法によりGaNのエピタキシャル膜を1 μ mの厚さに成長させ、その表面モフォロジを調べたところ、基板全面にわたって均一な鏡面状態になっていることが確認された。

【0117】

実施例 6

実施例 1 と同じ方法及び条件で、図11に示すように、直径50 mmのサファイア基板11上にまずキャリア濃度が異なる領域14を含む第一のGaN層12aを成長させ（工程(a)～(d)）、次いで成長界面12cを平坦化することにより（工程(e)）、キャリア濃度が均一な第二のGaN層12bを成長させた（工程(f)）。実施例 1 と異なる点は、キャリア濃度が均一な第二のGaN層12bを厚さ約20 mmまで連続して成長させたことである。

【0118】

厚さ約20 mmの第二のGaN層12bを、サファイア基板11が付いたままの状態に固定治具に貼り付け、ダイヤモンド砥粒を電着したワイヤーソーを用いて切断した。GaN結晶12bの切断は、結晶の成長方向に垂直（サファイア基板11表面に平行）に行った（工程(g)）。こうして、厚く成長した第二のGaN層12bから、直径50 mm及び厚さ450 μ mのGaN基板12dを19枚切出した。切出した各GaN基板の表裏両面を鏡面研磨し、無色透明のGaN自立基板12dを得た（工程(h)）。

【0119】

こうして得られた各GaN自立基板12dの任意の表面及び断面を蛍光顕微鏡で観察したところ、明度が異なる領域は全く観察されなかった。

【0120】

各GaN自立基板12dの表面におけるキャリア濃度分布をvan der Paw法により基板の直径方向に5mmの間隔で測定したところ、キャリア濃度は $6.9 \times 10^{17} \text{ cm}^{-3} \sim 7.4 \times 10^{17} \text{ cm}^{-3}$ の範囲内であり、十分に均一であることが確認できた。

【0121】

各GaN自立基板12d上にMOVPE法によりGaNのエピタキシャル膜を2 μ mの厚さに成長させ、その表面モフォロジを調べたところ、基板全面にわたって均一な鏡面状態になっていることが確認された。

【0122】

以上本発明を実施例に基づいて詳細に説明したが、これらは例示であり、それらの各プロセスの組合せ等にいろいろな変形例が可能なこと、またそうした変形例も本発明の範囲にあることは当業者に理解されるところである。たとえば、実施例において、GaN結晶成長の一部にMOVPE法を組合せても良い。また結晶成長の初期又は途中の段階で、結晶成長界面に複数の凹凸を出しながら成長を行わせるために、従来技術として知られている、SiO₂等のマスクを用いるELO技術を組合せて用いても良い。実施例では下地基板にサファイア基板を用いたが、GaAsやSi、ZrB₂、ZnO等の従来GaN系エピタキシャル層用基板として報告例のある基板は、すべて適用が可能である。

【0123】

下地基板の除去後、熱処理により、GaN基板の表面におけるキャリア濃度分布を均一化させても良い。これは、GaN結晶を1000℃前後の高温に保持することにより、結晶表面の原子（又は分子）が、マストランスポートにより再構成される現象を利用するものである。ただしこの方法では、改質される表面の深さに限りがあるので、本発明ほどは均質化の効果が得られない。

【0124】

実施例ではGaNの自立基板の製造方法を例示したが、勿論AlGaNの自立基板に適用することもできる。

【図面の簡単な説明】

【0125】

【図1】 本発明のGaN自立基板の構成を示す概略断面図である。

【図2】 本発明（実施例1）のGaN自立基板の断面を示す蛍光顕微鏡写真である。

【図3】 従来例（比較例1）のGaN自立基板の断面を示す蛍光顕微鏡写真である。

【図4】 本発明のGaN自立基板の製造工程の一例（実施例2）を示す概略図である。

【図5】 本発明のGaN自立基板の製造工程の他の例（実施例3）を示す概略図である。

。【図 6】本発明のGaN自立基板の表面におけるキャリア濃度分布を示すグラフである

。【図 7】本発明のGaN自立基板の裏面におけるキャリア濃度分布を示すグラフである

。【図 8】本発明のGaN自立基板の製造工程のさらに他の例（実施例 4）を示す概略図である。

【図 9】本発明のGaN自立基板の製造工程のさらに他の例（実施例 5）を示す概略図である。

【図 1 0】本発明（実施例 5）のGaN自立基板の断面を示す蛍光顕微鏡写真である。

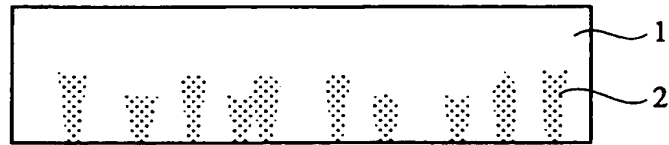
【図 1 1】本発明のGaN自立基板の製造工程のさらに他の例（実施例 6）を示す概略図である。

【符号の説明】

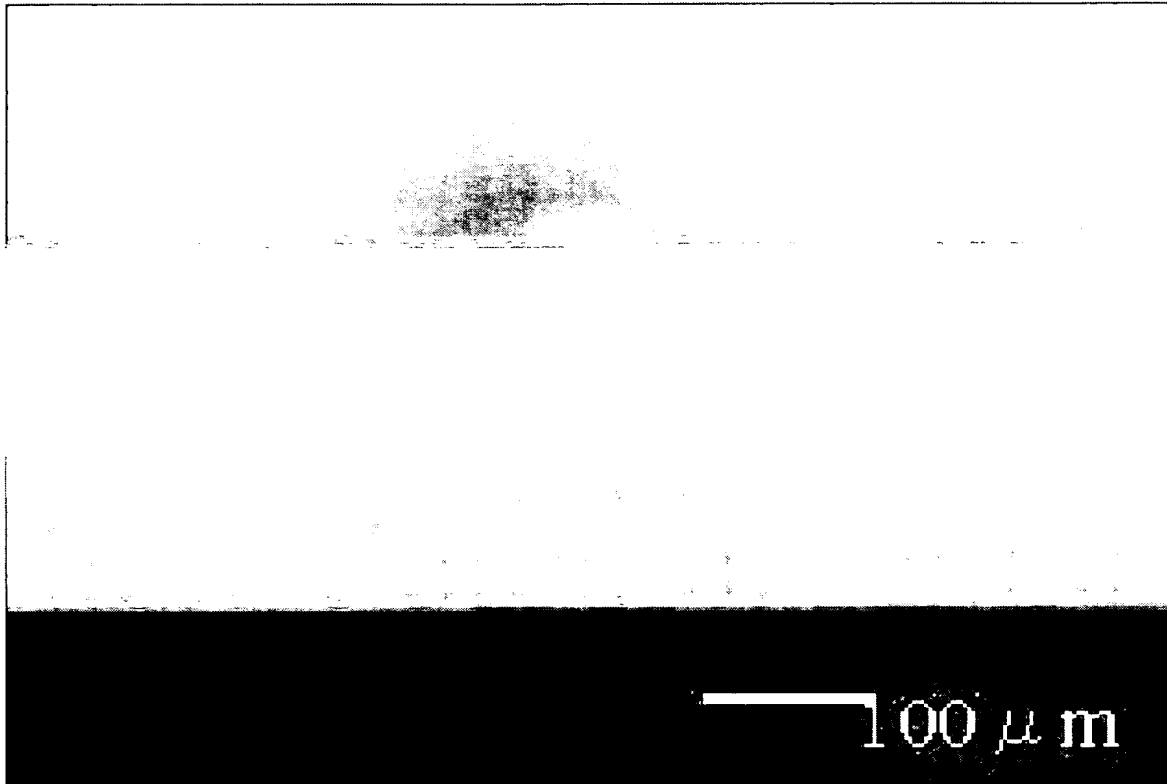
【 0 1 2 6 】

- 1, 15, 30, 40, 50 . . . GaN自立基板
- 2, 14, 28, 38, 46 . . . キャリア濃度の異なる領域
- 11, 21, 31, 41 . . . サファイア基板
- 12, 26, 36, 44 . . . GaN結晶
- 12a, 26a, 36a, 44a . . . キャリア濃度の異なる領域を含有しない層
- 12b, 26b, 36b, 44b . . . キャリア濃度が実質的に均一な層
- 13, 27, 37 . . . ファセット面で囲まれたピット
- 23, 33 . . . 金属チタン
- 24, 34 . . . 空隙を有するGaN結晶
- 25, 35 . . . 網目構造の窒化チタン
- 42 . . . MOVPE成長GaN下地結晶層
- 43 . . . SiO₂ マスク
- 45 . . . 断面V字型の溝

【書類名】 図面
【図 1】



【図 2】

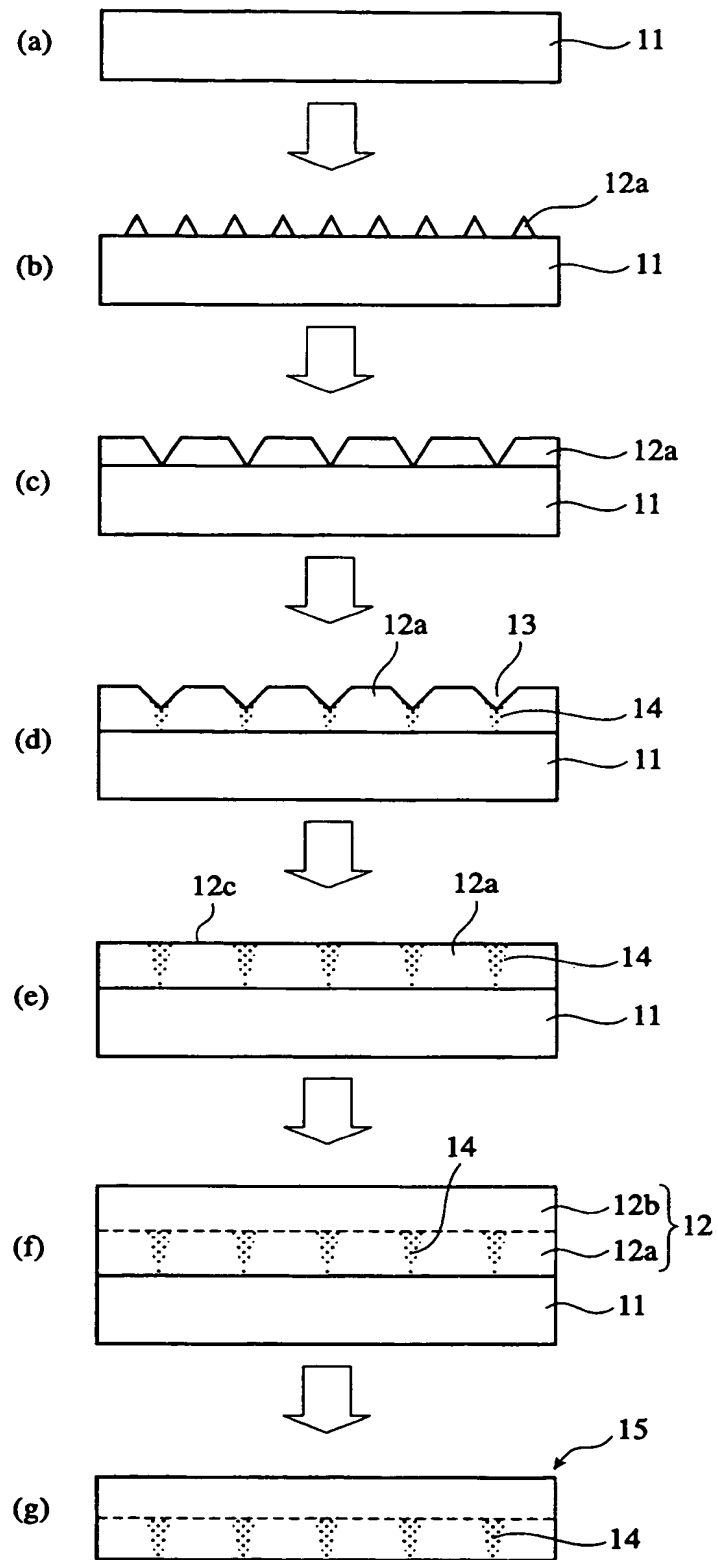


【図 3】

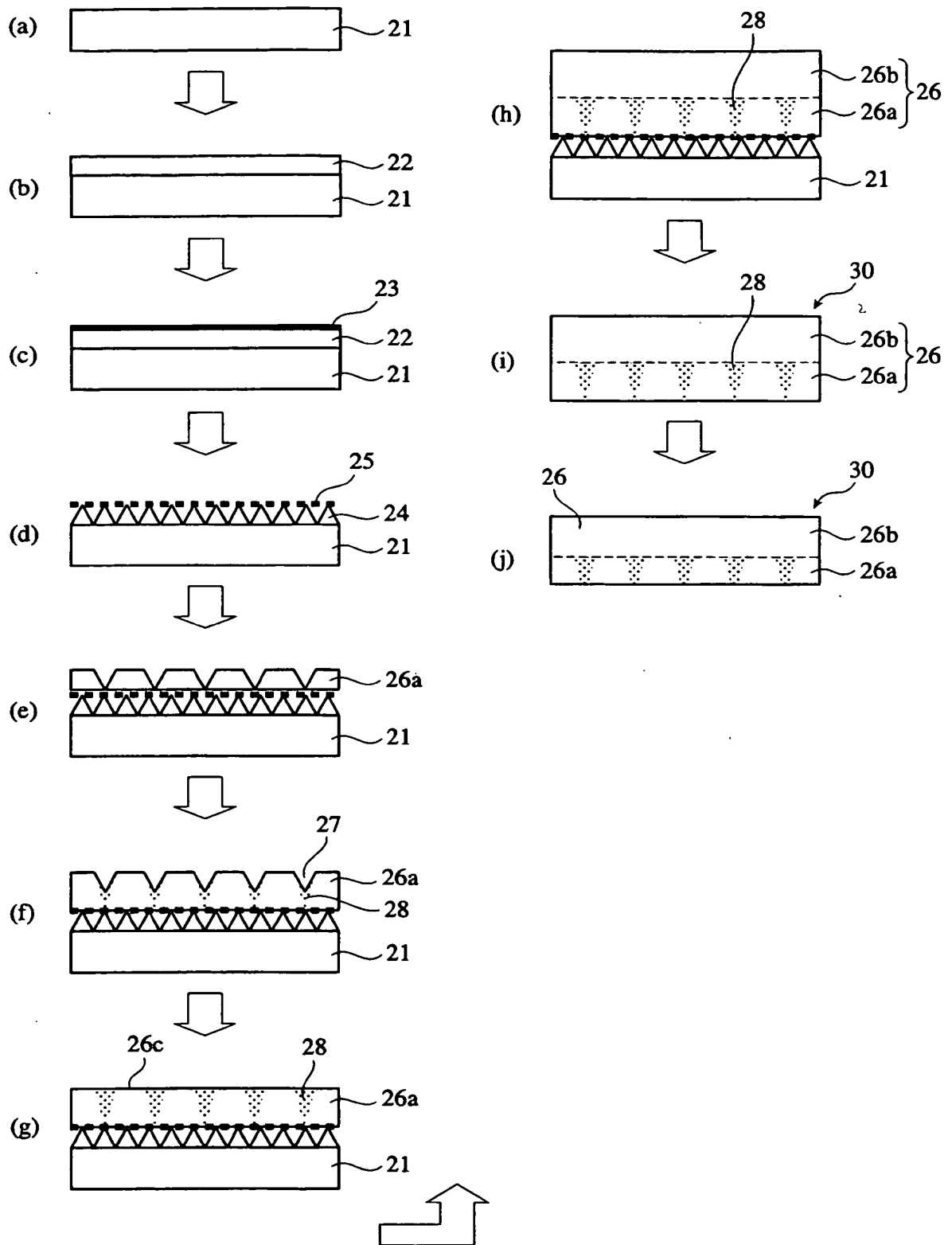


100 μm

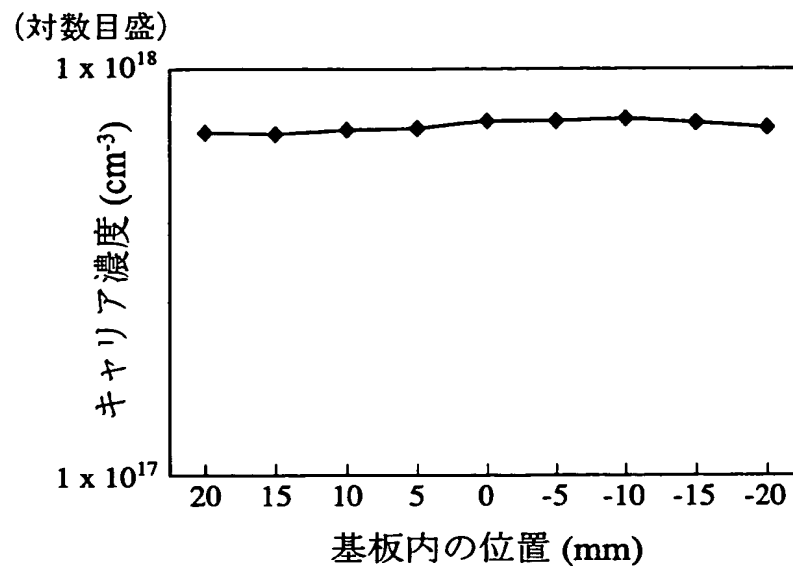
【図 4】



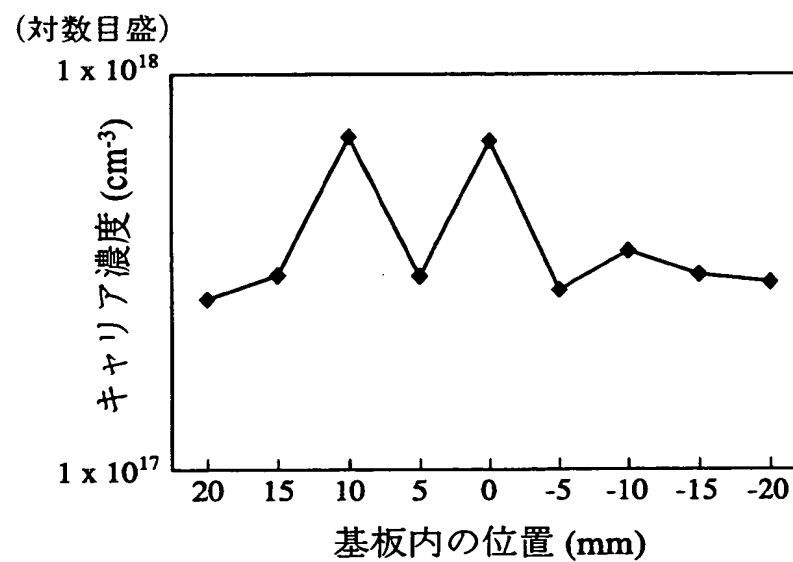
【図 5】



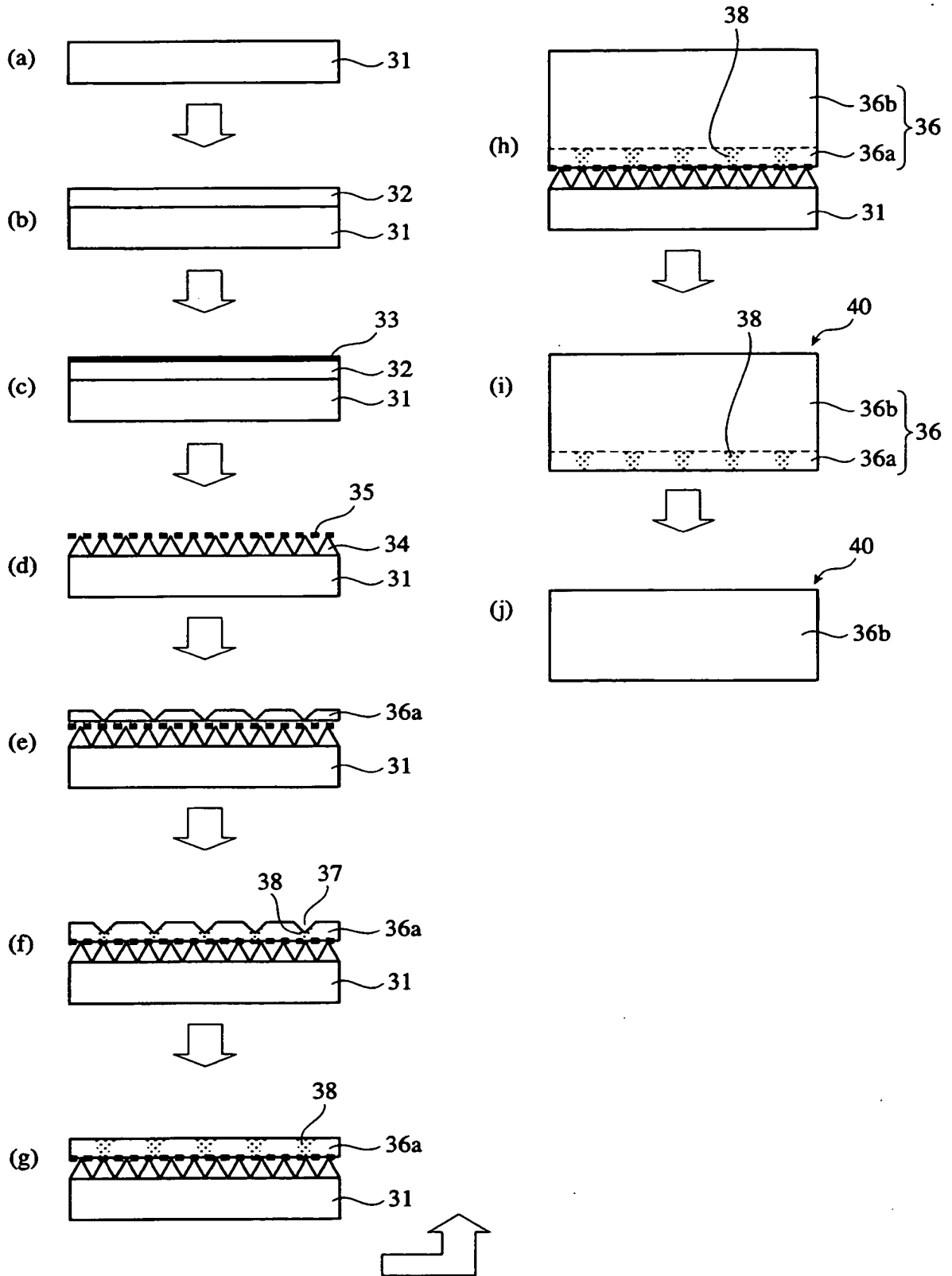
【図 6】



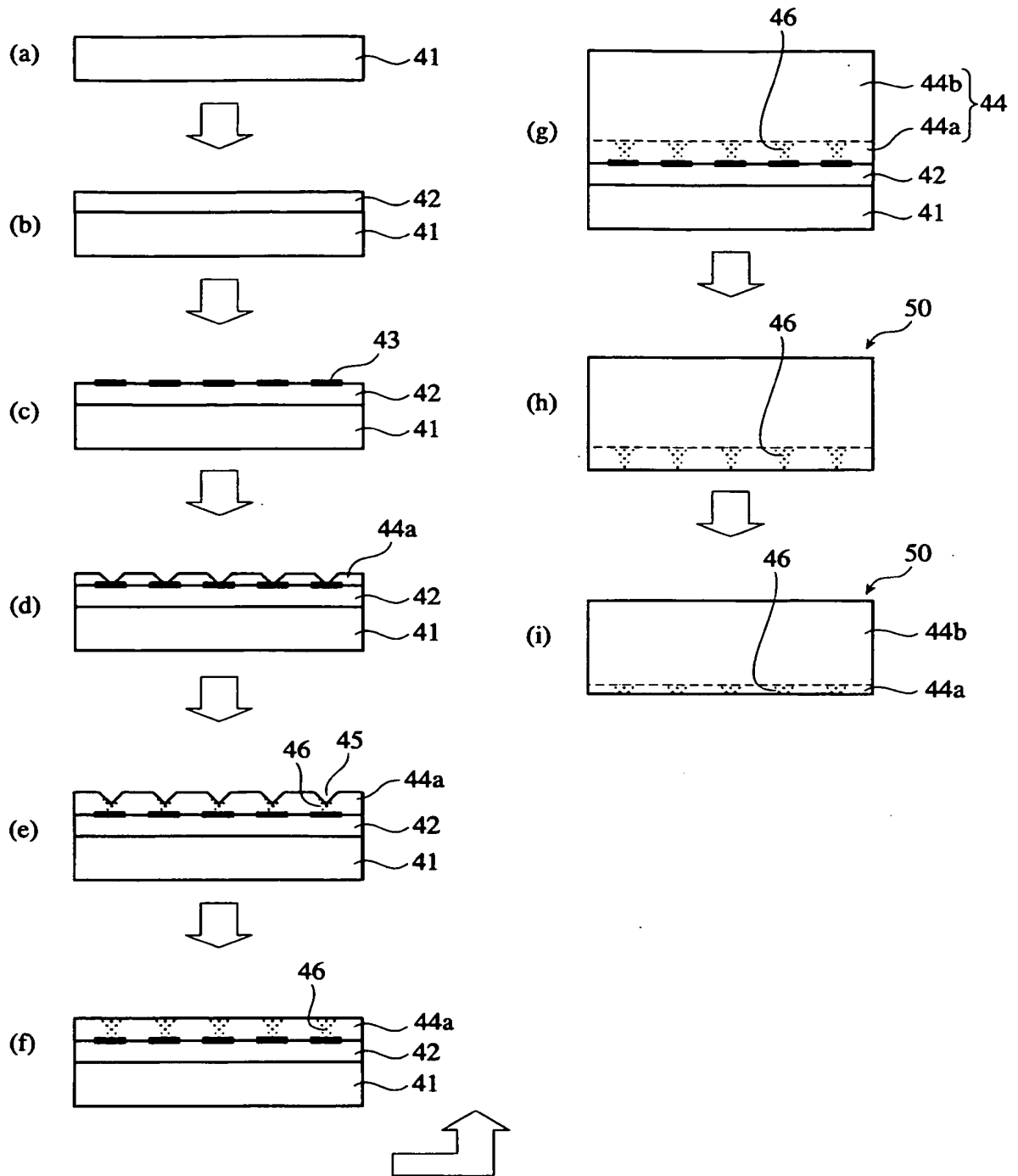
【図 7】



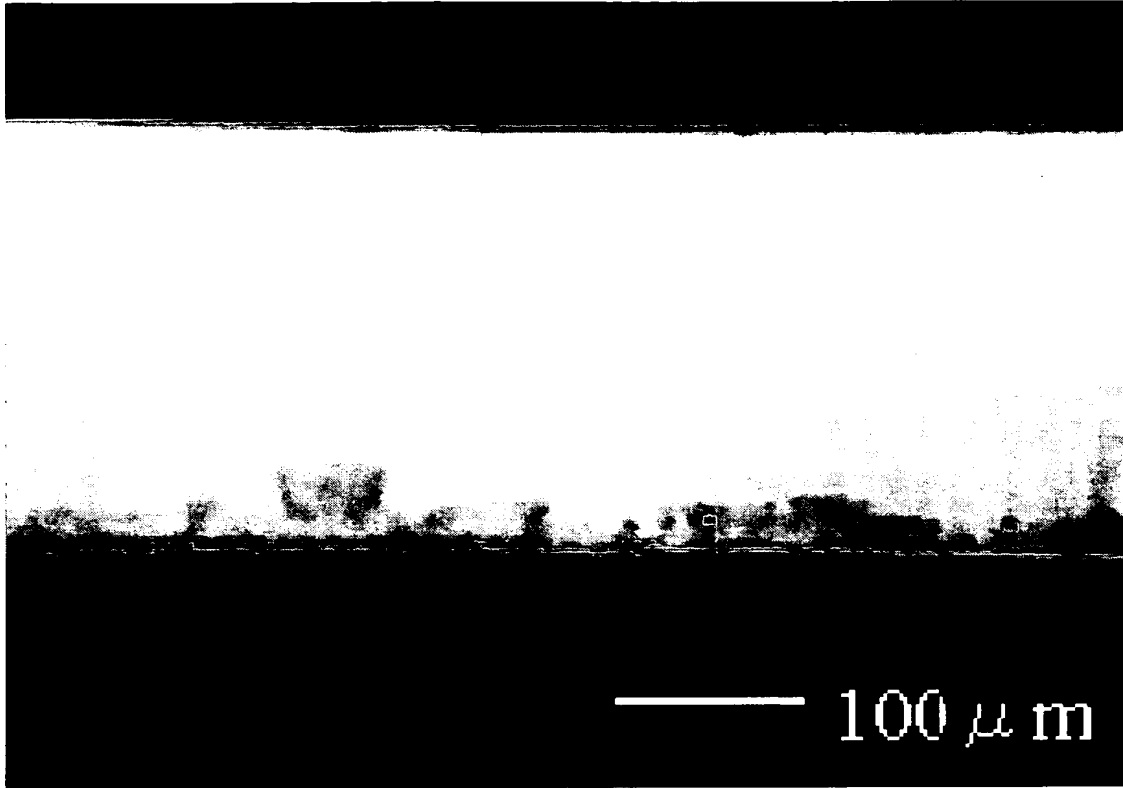
【図 8】



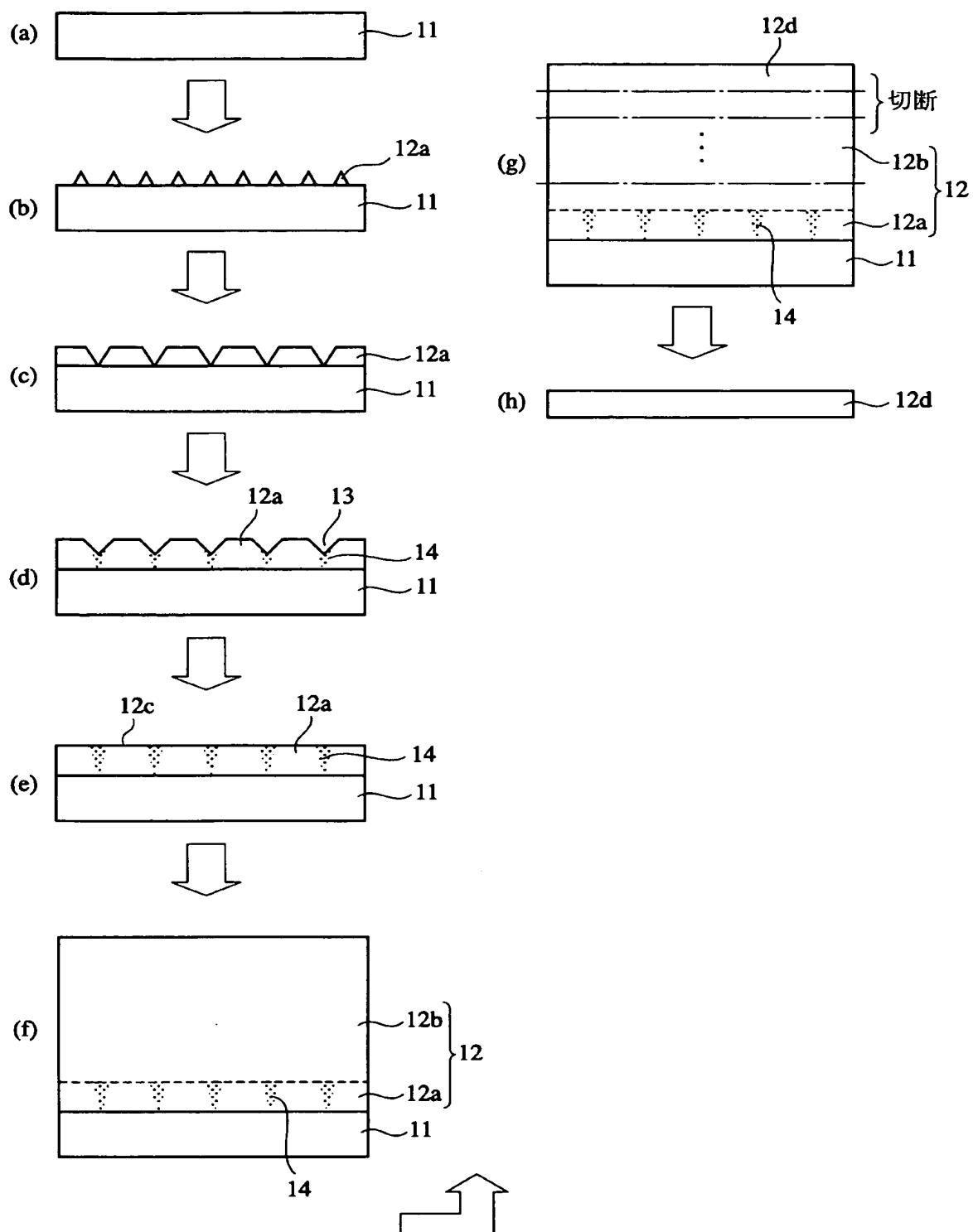
【図 9】



【図 10】



【図 11】



【書類名】 要約書

【要約】

【課題】 低転位密度であるとともに、キャリア濃度のばらつきが小さい表面層を十分な厚さで有するIII-V族窒化物系半導体の自立基板、及びその製造方法を提供する。

【解決手段】 周囲とキャリア濃度の異なる領域が基板表面とほぼ垂直な方向に複数存在する第一の層と、表面から少なくとも $10\mu\text{m}$ の深さまでの第二の層とからなり、第二の層には前記キャリア濃度の異なる領域が実質的に形成されておらず、もってキャリア濃度分布が実質的に均一である自立したIII-V族窒化物系半導体基板。

【選択図】 図 1

特願 2 0 0 3 - 3 0 4 0 7 8

出 願 人 履 歴 情 報

識別番号 [0 0 0 0 0 5 1 2 0]

1. 変更年月日	1 9 9 9 年 1 1 月 2 6 日
[変更理由]	住所変更
住 所	東京都千代田区大手町一丁目 6 番 1 号
氏 名	日立電線株式会社